

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2006 年 2 月 23 日 (23.02.2006)

PCT

(10) 国際公開番号  
WO 2006/019165 A1

## (51) 国際特許分類:

G06T 7/60 (2006.01)

G06T 1/20 (2006.01)

G06T 1/00 (2006.01)

## (21) 国際出願番号:

PCT/JP2005/015163

## (22) 国際出願日:

2005 年 8 月 19 日 (19.08.2005)

## (25) 国際出願の言語:

日本語

## (26) 国際公開の言語:

日本語

## (30) 優先権データ:

特願2004-240281 2004 年 8 月 20 日 (20.08.2004) JP

(71) 出願人 (米国を除く全ての指定国について): アイ  
ビーフレックス株式会社 (IPFLEX INC.) [JP/JP]; 〒  
1410021 東京都品川区上大崎二丁目 2 7 番 1 号 Tokyo  
(JP).

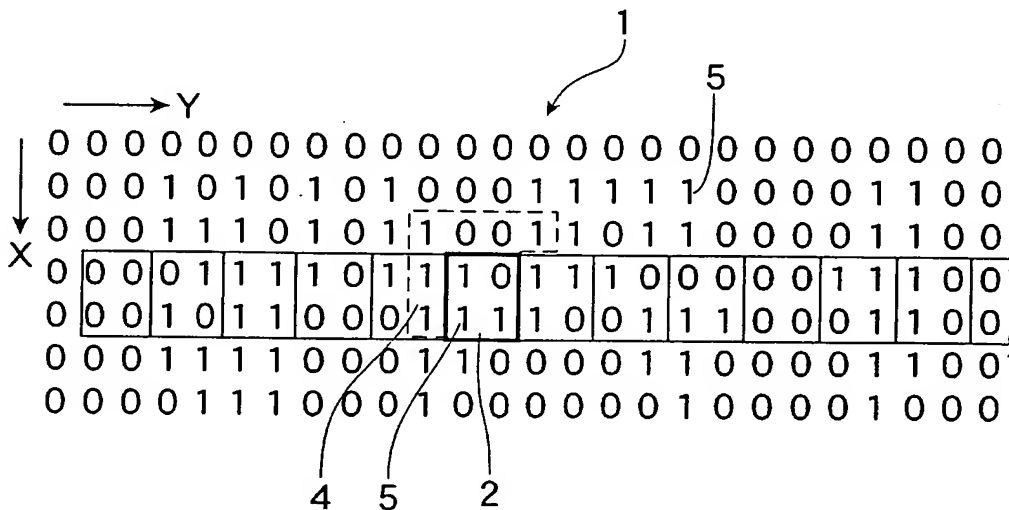
## (72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 松野 知愛 (MAT-  
SUNO, Noriyasu) [JP/JP]; 〒1410021 東京都品川区上大崎二丁目 2 7 番 1 号 アイビーフレックス株式会  
社内 Tokyo (JP).(74) 代理人: 今井彰 (IMA1, Akira); 〒3900811 長野県松本  
市中央 1 丁目 4 番 2 0 号 日本生命松本駅前ビル 8 階  
Nagano (JP).(81) 指定国 (表示のない限り、全ての種類の国内保護  
が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG,  
BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,  
DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR,  
HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK,  
LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX,  
MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU,  
SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT,  
TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.(84) 指定国 (表示のない限り、全ての種類の広域保護が可  
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,  
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,  
KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

[続葉有]

(54) Title: METHOD FOR GENERATING LABEL IMAGE AND IMAGE PROCESSING SYSTEM

(54) 発明の名称: ラベルイメージの生成方法および画像処理システム



(57) Abstract: To identify a pixel constituting an image element, at the time of generating a label image wherein a pixel is labeled with identification information, a pixel block including four pixels two-dimensionally adjacent to each other is inputted as one unit from data including a plurality of pixels for forming the image. All the on-pixels for grouping included in the pixel block are labeled with a common identifier. Since the on-pixels included in the pixel block are definitely connected, the common identifier can be labeled without calculating whether they are connected or not.

(57) 要約: 画像エレメントを構成する画素を識別するために、画素に識別情報がラベリングされたラベルイメージを生成する際に、画像を形成するための複数の画素を含むデータから、2次元で相互に隣接する4つの画素を含む画素ブロックを1つの単位として入力する。その画素ブロックに含まれる、グルーピング対象のオンの全ての画素に共通の識別子をラベリングする。画素ブロックに含まれるオンの画素は必ず連結しているため、連結の有無を演算することなく共通の識別子をラベリングできる。



CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,  
IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),  
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,  
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

## 明 細 書

### ラベルイメージの生成方法および画像処理システム

#### 技術分野

- [0001] 本発明は、画像エレメントを抽出するためなどに用いられるラベリングに関するものである。

#### 背景技術

- [0002] 2次元画像の処理の基本手法として、連結画素成分ごとに異なるラベルを付けるラベリング処理が知られている。特開平7-192130号公報には、1次元SIMD (Single Instruction stream Multiple Data stream) 型プロセッサを用いてラベリング処理における仮ラベリング処理を行うことが開示されている。この公報の技術は、1次元SIMD型プロセッサを用いて、仮ラベル付けの処理を画像の各行に順に実行する。
- [0003] また、特開2002-230540号公報には、1次元SIMD型プロセッサの複数のPEに対して入力画像の画素配列における斜め方向の画素毎に並列にラベリング処理を行うことが開示されている。斜め方向の画素を並列に処理することにより、注目画素の連結の有無を判定するのに必要な隣接画素については注目画素よりも先にラベリング処理が行われる。このため、SIMD型のプロセッサの並列処理機能を有効に利用して処理速度を高められるとしている。この方法を実現するためには、200DPI程度の画像でも、斜め方向にスキャンしようとする数1000のPEを備えた一次元SIMD型プロセッサが必要となる。

#### 発明の開示

- [0004] 本発明の1つの形態は、ラベルイメージを生成する方法であって、以下の工程を有する。
- a1. 画像を形成するための複数の画素を含むデータから、多次元で相互に隣接する複数の画素を含む画素ブロックを1つの単位として入力する。
  - a2. 2値化された画素に基づき、画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に共通の識別情報をラベリングする。
- [0005] 2次元画像であれば、画素ブロックは、2次元で相互に隣接する、2×2の4つの画

素により構成される。また、3次元画像であれば、画素ブロックは、3次元で相互に隣接する、 $2 \times 2 \times 2$ の8つの画素により構成される。この画素ブロックに含まれる1つの画素は、画素ブロックに含まれる他の画素と隣接する。したがって、2値化された画素に基づき、8方向に連結(8連結)される画素に対し共通の識別情報をラベリングすることにより、画像を構成する画素をグルーピングする場合、画素ブロックに含まれるグルーピング対象の画素、すなわち、オンまたはオフ(「1」または「0」)の、一方の状態または値の画素の全てに対して共通の識別情報をラベリングできる。したがって、画素ブロックに含まれるグルーピング対象の画素に対しては、個々に識別情報を与える処理は不要となり、画素ブロックに含まれる複数の画素を並列に処理することが可能となる。このため、識別情報がラベリングされた画素を含むラベルイメージを生成する処理の速度を向上できる。

[0006] 本発明の他の1つの形態は、画像処理システムであり、以下を有する。

b1. 画像を形成するための複数の画素を含むデータから、多次元で相互に隣接し、画素ブロックを構成する複数の画素を含むデータを並列に入力するように構成されたインターフェイス。

b2. 2値化された画素に基づき、画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に対し、共通の識別情報を並列にラベリングするように構成されたラベリングプロセッサ。

[0007] この画像処理システムは、画素ブロックを構成する複数の画素が並列に入力され、それら複数の画素に対し共通の識別情報が並列にラベリングされる。この画像処理システムは、複数の処理エレメントを含み、それら複数の処理エレメントにより並列に稼動する複数のデータパスが構成されるプロセッシング領域を備えたプロセッサを有することが好ましい。インターフェイスおよびラベリングプロセッサは、このプロセッサのプロセッシング領域に構成でき、複数の画素を入力する処理と、複数の画素に対してラベリングする処理とをパイプライン方式で実行可能なプロセッサを提供できる。

[0008] 本発明の他の1つの形態は、画像処理方法であって、以下を含む。

c1. 画像を形成するための複数の画素を含むデータから、多次元で相互に隣接する複数の画素を含む画素ブロックを1つの単位として入力する。

c2. 2値化された画素に基づき、画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に共通の識別情報をラベリングする。

c3. ラベリングされた画像から画像エレメントを区別する。

[0009] 画像エレメントを区別することにより、画像エレメントを識別したり、抽出したり、画像エレメントの特徴値を算出できる。特徴値(特徴量)には、画像エレメントの1次または2次のモーメント、面積、周囲長、濃度、広がりなどが含まれる。3次元画像であれば、画像エレメントの特徴値には、体積、重心、モーメントなどが含まれる。画像エレメントを識別したり、それらの特徴値を求めることは、画像の認識が要求される処理を含む多くのアプリケーションにおいて有効である。ラベルイメージにより、自動装着を行う産業用のロボットにおいては、取り付けられた部品の位置や傾きなどを判断できる。自動走行装置において、ラベルイメージは、道路あるいは障害物を認識するために用いられる。3次元CTスキャンにおいて、ラベルイメージは、撮像された物体の基本的な特徴を処理するための処理またはその前処理に用いられる。

[0010] ラベルイメージを生成する処理を、画像をスキャンして近傍の画素との関係を示す仮の識別情報をラベリングし、複数の仮の識別情報の結合情報を生成する第1の段階と、仮の識別情報およびそれらの結合状態から、画像エレメントを示す真の識別情報をラベリングする第2の段階とに分けて行なうことができる。この第1の段階および第2の段階のいずれにも、上記の入力する工程と、ラベリングする工程を適用でき、それぞれの段階の処理速度を向上できる。

[0011] 画像処理システムにおいては、画像をスキャンして仮の識別情報をラベリングし、仮の識別情報の結合情報を生成する第1の処理システムと、結合情報に基づき画像エレメントを示す真の識別情報をラベリングする第2の処理システムとを有するシステムを提供できる。第1の処理システムおよび第2の処理システムは、それぞれインターフェイスとラベリングプロセッサとを含み、第1の処理システムのラベリングプロセッサは、仮の識別情報を共通の識別情報としてラベリングし、第2の処理システムのラベリングプロセッサは、真の識別情報を共通の識別情報としてラベリングする。この画像処理システムは、プロセッシング領域と、このプロセッシング領域を再構成するための制御ユニットとを備えた再構成可能プロセッサを有することが望ましい。第1の処理システ

ムに含まれるインターフェイスおよびラベリングプロセッサと、第2の処理システムに含まれるインターフェイスおよびラベリングプロセッサとを、プロセッシング領域に、第1の処理システムの処理が終了した後に構成できる。プロセッシング領域に、第1の処理システムと、第2の処理システムとを異なるタイミングで再構成することにより、プロセッサのハードウェア資源が有効活用され、小型で高性能の画像処理システムを提供できる。

[0012] 複数のプロセッシングユニットを搭載したFPGAなどの再構成可能な集積回路装置は多数の処理を並列に実行できる機能を備えたハードウェアの1つである。本出願人の国際公開WO02/095946号に記載された再構成可能な集積回路装置は、ダイナミックに回路構成を変更できるので、画像処理システムに適した集積回路装置である。

[0013] 仮の識別情報をラベリングする第1の段階および第1の処理システムにおいて、画素ブロックの単位で仮の識別情報をラベリングする。したがって、個々の画素の単位ではなく、画素ブロックの単位で仮の識別情報を選択できる。仮の識別情報をラベリングする第1の段階および第1の処理システムにおいては、画素ブロックと共に、画素ブロックに接し、先行して仮の識別情報がラベリングされた画素を含む隣接画素群を入力する。また、仮の識別情報をラベリングするために、画素ブロックの単位で以下の処理を行う。

d1. 隣接画素群が承継可能な仮の識別情報を含む場合は、その仮の識別情報を共通の識別情報として承継する。

d2. 隣接画素群が他に承継可能な仮の識別情報を含む場合は、承継した仮の識別情報と未承継の仮の識別情報との結合情報を記録する。

d3. 隣接画素群が承継可能な仮の識別情報を含まない場合は、新しい仮の識別情報を共通の識別情報とする。

[0014] この仮の識別情報をラベリングするプロセッサにおいては、画素ブロックおよび隣接画素群をデコードする処理と、承継可能な仮の識別情報または新しい仮の識別情報を選択してラベリングする処理をパイプライン方式で行うように構成できる。また、第1の段階の後に実行される、真の識別情報を共通の識別情報としてラベリングする第2

の段階は、第1の段階に対して独立した入力する工程およびラベリングする工程を含み、ラベリングする工程では、結合情報に基づき、結合関係にある画素ブロックに共通する真の識別情報を共通の識別情報としてラベリングする。

- [0015] 画素が連続あるいは連結した画像エレメントを区別するための識別情報がラベリングされた画像を生成できる。そのためには、第1の段階および第1の処理システムにおいて、2次元で相互に隣接する4つの画素からなる画素ブロックと、その画素ブロックの隣り合う2辺に隣接する6つの画素からなる隣接画素群とを入力し、画素ブロックおよび隣接画素群の双方に、画素が連続する画像エレメントを構成する画素が含まれている場合に、隣接画素群に含まれる仮の識別情報を承継する。複数の画素ブロックと、それらに関連する隣接画素群とを入力して、それらに含まれる、連結した画像エレメントを構成する画素に対して仮の識別情報をラベリングすることも可能である。
- [0016] 画素ブロックに含まれるグルーピング対象の画素の全てに共通の識別情報をラベリングする方式においては、画素ブロックに含まれるグルーピング対象の画素が連続あるいは連結されているか否かは判断されない。共通の識別情報をラベリングする範囲が $2 \times 2$ の画素のみを含む画素ブロックの場合は、それらの画素が8連結に基づく連結状態になるだけである。画素ブロックに含まれる画素の数を多くしたり、画素ブロック同士の関連で共通の識別情報をラベリングすることにより、必ずしも連結していない画素に対して共通の識別情報をラベリングすることができる。このような方式のラベリングにより、高解像度の画像データに含まれる画素に対してラフなグルーピングが可能である。すなわち、連結していない画素に対しても、所定の条件でグルーピングすることができる。さらに、画素ブロックに含まれる画素に対して一括して、並列処理により、同じ識別情報を付すことができるので、ラベリングのための処理速度は向上する。そして、この方式でラベリングする過程は、画像の解像度を変換する処理を含まないので、画像データの精度を劣化させることはなく、高解像度の画像データに対して、ラフにグルーピングした識別情報を付すことができる。
- [0017] 第1の段階および第1の処理システムにおいて、少なくとも1つの画素ブロックと、その画素ブロックに隣接する少なくとも1つの画素ブロックを含む隣接画素群とを入力し、画素ブロックおよび隣接画素群の双方に、グルーピング対象の画素が含まれてい

る場合に、隣接画素群に含まれる仮の識別情報を承継することができる。画素ブロック同士を関連する範囲として、その関連する範囲内に画素があれば、画素が連絡あるいは連結していなくても、仮の識別情報が承継される。したがって、連結を超えた範囲の関連性を備えた画素に共通の識別情報を与えることができる。

- [0018] 第1の段階および第1の処理システムにおいて、2次元で相互に隣接する4つの画素ブロックからなる大画素ブロックと、その大画素ブロックの隣り合う2辺に隣接する6つの画素ブロックからなる隣接画素群とを入力し、大画素ブロックおよび隣接画素群の双方に、グルーピング対象の画素が含まれている場合に、隣接画素群に含まれる仮の識別情報を承継することができる。この大画素ブロックは4つの画素ブロックを含んでおり、16個の画素により構成される。したがって、4つの画素ブロックと、それに隣接する6つの画素ブロックとを関連する範囲として、その関連する範囲に属する画素に共通の識別情報を与えて、グルーピングすることができる。この方式のラベリングでは、16個の画素に対して並列にラベリングすることができ、そのために、大画素ブロックと隣接画素群を含んで40個の画素を並列に処理する。したがって、並列に動作する複数の処理エレメントを有するハードウェア(プロセッサ)に実装するのに適したラベリング方式である。承継のロジックが複雑になるが、複数の大画素ブロックと、それらに関連する隣接画素群とを入力して並列に処理することも可能である。
- [0019] また、真の識別情報をラベリングする第2の段階および第2の処理システムにおいても、結合情報に基づき、結合関係にある大画素ブロックに共通する、真の識別情報を共通の識別情報とし、大画素ブロックに含まれる全てのグルーピング対象の画素にラベリングすることができる。したがって、仮の識別情報を統合して再ラベリングする処理においても、16個の画素あるいはそれ以上の数の画素に対して、並列に識別情報をラベリングできる。
- [0020] 本発明の他の1つの形態は、画像を解析する方法であって、以下の工程を有する。
- e1. 画像を形成するための複数の画素を含むデータから、多次元で相互に隣接する限られた複数の画素を含む画素ブロックを1つの単位として入力する。
  - e2. 2値化された画素に基づき、画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に共通の識別情報をラベリングする。



e3. 少なくとも1つの画素ブロックを含む単位で演算を繰り返して、各々の画像エレメントの特徴値を算出する。

[0021] ラベリングする工程では、画素ブロックの単位で、その画素ブロックに含まれる画素に対して一括で同じ識別情報が付される。したがって、画素エレメントは、画素ブロックの集合になるので、画素ブロックを含む単位で演算を繰り返すことにより、各々の画像エレメントの特徴値を算出できる。画像処理システムにおいても、少なくとも1つの画素ブロックを含む単位で演算を繰り返して、各々の画像エレメントの特徴値を算出するように構成された第1のプロセッサを有することが望ましい。画像処理システムが再構成可能なプロセッサを含む場合は、この第1のプロセッサも、第1の処理システムの処理が終了した後の適当なタイミングで、プロセッシング領域に再構成することが可能である。

[0022] さらに、ラベリングする工程と並列に、ラベリングされる画素ブロックの単位で、画像エレメントの特徴値に寄与するブロック特徴値を算出する工程をさらに有する方法は有用である。各々の画素ブロックの特徴値を求めることは、識別情報によりグルーピングされる画像エレメントの特徴値を集計して求めるための前処理として意味を持つ。このブロック特徴値を算出する工程においては、2値化画素を用いて特徴量を求めることも可能であり、さらに、ラベリングされる画素ブロックに含まれる多値の画素により、ブロック特徴値を算出できる。したがって、濃淡の情報を含む多値の画素により特徴値を求める処理を、ラベリングする処理、特に、仮の識別情報をラベリングする処理と並列に実行することが可能となり、ラベリングされた情報に基づいて、濃淡情報を含む画像データに再アクセスする処理時間を省くことができる。

[0023] 画像処理システムは、インターフェイスからラベリングプロセッサと並列に画素ブロックを含むデータが供給され、ラベリングされる画素ブロックの単位で、画像エレメントの特徴値に寄与するブロック特徴値を算出するように構成された第2のプロセッサを、さらに有することが望ましい。そして、第2のサブプロセッサは、ラベリングされる画素ブロックに含まれる多値の画素により、画像エレメントの特徴値に寄与する値を算出するように構成されることが望ましい。

図面の簡単な説明

- [0024] [図1]図1は、画素ブロックの単位で画像をスキャンする様子を示す。
- [図2]図2(a)は、画素ブロックの構成と、隣接画素群の画素の構成を拡大して示し、図2(b)は仮識別子(仮ID)の配列を示す。
- [図3]図3(a)から(d)は、仮識別子を選択する際の画素ブロックの構成と隣接画素群の構成との組合せを示す。
- [図4]図4は、仮識別子を選択する際の画素ブロックの構成と隣接画素群の構成の組合せを纏めて示すテーブル。
- [図5]図5は、大画素ブロックの単位で画像をスキャンする様子を示す。
- [図6]図6(a)は、大画素ブロックの構成と、隣接画素群の画素ブロックの構成を拡大して示し、図6(b)は仮識別子(仮ID)の配列を示す。
- [図7]図7(a)から(d)は、仮識別子を選択する際の大画素ブロックの構成と隣接画素群の構成との組合せを示す。
- [図8]図8は、画像処理の概略を示すフローチャート。
- [図9]図9は、画像処理に適した再構成可能な処理装置の概略構成を示す。
- [図10]図10(a)から(c)は、再構成可能な処理装置を用いた画像処理装置の構成を示す。
- [図11]図11は、仮識別子をラベリングする第1のステージのインターフェイスおよびラベリングプロセッサの概略構成を示す。
- [図12]図11に示すラベリングプロセッサのロジック部分の概略構成を示す。
- [図13]図13は、濃淡を解析するプロセッサ(第2のプロセッサ)の概略構成を示す。
- [図14]図13に示すプロセッサのしきい値ユニットの概略構成を示す。
- [図15]図15は、濃淡データの概要を示す。
- [図16]図16は、真識別子をラベリングする第2のステージのインターフェイスおよびラベリングプロセッサの概略構成を示す。
- [図17]図17は、Y方向の最大値を抽出する処理を行う解析プロセッサ(第1のプロセッサ)の概略構成を示す。

発明を実施するための最良の形態

- [0025] 1. ブロックラベリングの基本的な概念

図1にブロックラベリングの基本的な概念を示してある。フレーム単位で出力(表示、印刷など)される2値化された2次元の画像(2値画像)1を例とする。この画像1は、「0」(オフ)または「1」(オン)の値を持つ複数の画素5が2次元に配列されたものである。これらの画素5に識別情報をラベリングしたラベルイメージを生成することにより、これらの画素5を含む画像データに含まれる情報を分析することができる。画像1に含まれる情報から、所定の関係にある画素5からなる画像エレメントを区分け、あるいは分解し、画像1の自動分析を行ったり、画像1の特定の成分をユーザに示してさらなる分析が行えるようにすることができる。

[0026] 従来のラベリングは、画素5が連続または連結した成分(エリア、要素、本明細書では画像エレメント)を区分けするために使用されていた。このブロックラベリングは、画素5が連続した画像エレメントを区分けするために使用でき、さらに、不連続であっても一定の関係を持った画素5からなる画像エレメントを区分けするためにも使用できる。本明細書においては、不連続であっても一定の関係を持った画素5を識別することを、連続した画素5を識別することも含めてグルーピングと称し、特に、不連続であっても一定の関係を持った画素5を識別することをラフなグルーピングと称することがある。ブロックラベリング処理は、ラフなグルーピングを可能とし、これにより、画素5が連続していない場合であっても、ある範囲あるいはある距離の関連性が認められたときに画像上の1つの成分を構成するものとして判断できるようにする。ラフなグルーピングは、連続している画素を含め、多くても数画素の範囲で離れている画素を同一のグループとして識別する。

[0027] 2値画像において、オン「1」の画素による構成(成分)を画像エレメントとして捉えることが可能であり、オフ「0」の画素による構成(成分)を画像エレメントとして捉えることも可能である。以下では、オン「1」の画素により画像エレメントを構成する例を説明する。したがって、「1」の画素をグルーピングの対象として識別情報をブロックラベリングする例を説明している。しかしながら、同様の方法により「0」の画素をグルーピングの対象としてブロックラベリング処理することも可能である。

[0028] 1. 1 画素が連結した画像エレメントの識別

図1および図2に、画素が連結した画像エレメントに関する画素に対してブロックラ

ベリングする例を示している。画像エレメントを区別するための識別情報が画素にラベリングされたラベルイメージを生成する処理においては、1つの画像に含まれる多量の画素に対して連結状態を判断する必要がある。2次元画像において、画像エレメントは2次元方向に広がりのある連結された領域である。画像エレメントを2次元方向に検索することは膨大なメモリを必要とし、処理が重複する可能性が高いので通常は非効率的である。したがって、まず、1次元方向に、先に仮の識別情報がラベリングされた画素との連結の有無を判断しながらサーチして仮の識別情報をラベルする。画像をスキャンしながら仮の識別情報をラベリングする際に、後発的に仮の識別情報が連結される状態になると、一方の仮の識別情報が承継され、他方の仮の識別情報との結合情報が生成される。画像のスキャンが終了し、その画像についての結合情報が纏まると、仮の識別情報とその連結情報から、連結されたエレメントを示す真の識別情報を選択して、再度、ラベリングしたラベル画像を生成する。このラベル画像により、独立した画像エレメントを区別することが可能となり、種々の画像処理に使用することができる。

[0029] ブロックラベリングの過程においては、2次元に配列された画素5をラベリング処理する際に、画素5を1つ1つ独立して、あるいは一行単位といった一次元で処理するのではなく、上下左右に隣接した4つの画素5を1つの単位(画素ブロック)2として並列に処理する。この画素ブロック2は $2 \times 2$ の2次元の配列を持ち、画素ブロック2に含まれる画素5は相互に隣接している。したがって、八方に連結方向がある8連結をベースにすると、1つの画素ブロック2に含まれる複数の画素5のいずれかが「1」であれば、新たに論理演算する必要はなく、画素ブロック2に含まれる全ての画素5は連結しており、必ず同じ識別情報、例えばラベルなどの識別データ(識別子)が付される。このため、画素ブロック2を単位としてラベリングすることにより、 $2 \times 2$ の4つの画素5を並列処理するメリットと、それら4つの画素5の関係を論理演算する処理を省くことができるというメリットとを同時に得ることができる。

[0030] 画素ブロック2を単位としてスキャンする方向は、上下左右どちらでもかまわない。本例においては、図1に示した画像1の左から右(Y方向)をスキャン方向とし、上から下(X方向)をサブスキャン方向としてブロックラベリングする例を説明する。1つの画

素ブロック2に含まれる画素の連結状態を判断する対象となる隣接画素群4は、画素ブロック2の上側および左側に隣接する6つの画素5により構成される。ブロックラベリングにおいては、画素ブロック2に含まれる4つの画素Pを仮に識別するためのデータ(仮識別子、仮IDまたは仮ラベル)は共通であり、それらを画素ブロック2に含まれる4つの画素Pに並列にラベリングする。

[0031] 図2(a)および(b)に示すように、画素ブロック2に含まれる4つの画素 $P(i, j)$ 、 $P(i, j+1)$ 、 $P(i+1, j)$ および $P(i+1, j+1)$ を仮に識別するための4つのデータ(仮識別子、仮IDまたは仮ラベル) $PID(i, j)$ 、 $PID(i, j+1)$ 、 $PID(i+1, j)$ および $PID(i+1, j+1)$ は共通となる。したがって、その共通の識別子を複数の画素に対し並列にラベリングする。画素ブロック2の仮識別子は、先に仮識別子がラベリングされている隣接画素群4に含まれる6つの画素 $P(i-1, j-1)$ 、 $P(i-1, j)$ 、 $P(i-1, j+1)$ 、 $P(i-1, j+2)$ 、 $P(i, j-1)$ および $P(i+1, j-1)$ のそれぞれの仮識別子を参照することにより決まる。画像1の全体を画素ブロック2の単位でスキャンしながら、この処理を繰り返す。以降では、説明を簡単にするために、画素ブロック2に含まれる画素5を上記の順番で画素 $g0 \sim g3$ として参照し、隣接画素群4に含まれる画素5を上記の順番で画素 $r0 \sim r5$ として参照する。

[0032] 図3(a)～図3(d)に、隣接画素群4の画素の状態と、画素ブロック2の画素の状態から、隣接画素群4に含まれる仮識別子を画素ブロック2が承継する例を示している。なお、図3では、画素ブロック2の左上の画素 $g0$ の状態のみにより、画素ブロック2の画素5にラベリングされる仮識別子が決まる例を示している。図3(a)では、画素ブロック2の画素 $g0$ が「0」であり、画素ブロック2の画素 $g0$ のみでは、仮識別子の承継が決まらない。他の画素 $g1$ および $g2$ も「0」で右下の画素 $g3$ のみが「1」であれば隣接画素群4の状態に関わらず、隣接画素群4に含まれる仮識別子は承継されず、画素 $g3$ には新しい仮識別子が与えられる。

[0033] 図3(b)では、画素ブロック2の画素 $g0$ が「1」で、隣接画素群4の画素 $r0 \sim r2$ 、 $r4$ および $r5$ が「0」である。したがって、画素 $g0$ については、隣接画素群4には承継する仮識別子は含まれていない。しかしながら、隣接画素群4の画素 $r3$ と、画素ブロック2の画素 $g1$ の状態によっては、画素ブロック2としては隣接画素群4に含まれる仮識別子

を承継する可能性がある。承継可能な仮識別子がなければ、新しい仮識別子が、画素g0を含む、画素ブロック2の画素に与えられる。

[0034] 図3(c)に示した左右のケースでは、画素ブロック2の画素g0が「1」である。左側のケースでは、隣接画素群4の画素r0および画素r2に仮識別子がラベリングされている。すなわち、図中の隣接画素群4の画素r0および画素r2は「1」であり、隣接画素群4は先行して仮識別子がラベリングされているので、これらの画素r0およびr2には事前の仮識別子が与えられている。右側のケースでは、隣接画素群4の画素r2および画素r5に仮識別子が付されている。さらに、これら隣接画素群4のオン「1」の画素は連続(連結)しておらず、それらの画素にラベリングされた仮識別子は異なっている可能性がある。これらのケースにおいて、画素g0については、承継可能な仮識別子が複数の場合は、いずれか一方の仮識別子を承継し、その仮識別子と承継されなかった一つまたは複数の他方の仮識別子との結合情報を出力する。すなわち、承継すべき仮識別子が複数ある場合は、一方を仮識別子として承継し、他方を結合情報として承継する。したがって、仮識別子と結合情報とを参照することにより、画素の連結関係が明確になる。画素ブロック2の他の画素および、隣接画素群4の他の画素の状態により、画素ブロック2として承継可能な仮ラベルは画素g0に関連するものだけに限られない。

[0035] 図3(d)に示した左右のケースでは、画素ブロック2の画素g0が「1」である。左側のケースでは、隣接画素群4の画素r0および画素r1が「1」であり、これらの画素r0およびr1は連結しているので、同じ仮識別子が付いている可能性が高い。右側のケースでは、隣接画素群4の画素r4が「1」であり仮識別子が付されている。これらのケースにおいて、画素g0については、承継する仮識別子は1つであり、その仮識別子を承継する。ただし、画素ブロック2の他の画素および、隣接画素群4の他の画素の状態によっては、画素ブロック2として承継可能な仮識別子が複数になる可能性があり、その場合は、連結情報を生成する。

[0036] 図4に、画素ブロック2の仮識別子の決定に関わる画素g0～g3の組み合わせと、それに対応する隣接画素群4の組み合わせとを示してある。組合せ#1～#5は、隣接画素群4に付されている仮識別子のいずれかを承継し、その仮識別子が画素ブロッ

ク2に付されるケースを示している。この図4に示した隣接画素群4の状態の組み合わせは論理和であり、「1」で示された画素のいずれかに仮識別子が付されていれば、その仮識別子のいずれかを画素ブロック2の画素の状態により画素ブロック2の仮識別子として承継することを示している。例えば、組合せ # 1においては、隣接画素群4の画素P(r0)、P(r1)、P(r2)、P(r4)およびP(r5)のいずれかに仮識別子が付されており、画素ブロック2の画素P(g0)が「1」であれば、隣接画素群4の仮識別子PID(r0)、PID(r1)、PID(r2)、PID(r4)およびPID(r5)のいずれかを画素ブロック2の仮識別子として承継する。そして、画素ブロック2の画素P(g0)、P(g1)、P(g2)およびP(g3)の内、グルーピング対象である、値が「1」の画素にその仮識別子がラベリングされる。すなわち、図3(a)から(d)に示した仮識別子の承継を示している。

[0037] 1. 2 ラフなグルーピングによる画像エレメントの識別

上記のラベリングは、厳密に連続した成分の抽出である。これに対し、1画素あるいは数画素の範囲で断続している成分を識別する、ラフなグルーピングによる画像エレメントの抽出も意味がある。このラフなグルーピングは、厳密な連続性は要求されないため、スキャナーなどにより画像をデータ化する際に、データ化の途上の都合により1画素あるいは数画素の範囲で不連続になってしまった画像データから、本来は連続している成分を抽出するために利用できる。

[0038] 連続した要素を抽出するラベリングと比較すると、高速に、かつ、画像データの精度を下げずに、画素に関連性のある画像エレメントを抽出できるので、連続した要素を抽出するラベリングを用いて、本格的に画像を解析する前段処理として採用することも可能である。例えば、高解像度の画像を低解像度化した画像に対してラベリングしてラベル画像を作り、境界位置を仮決めし、その後、元の高解像度の画像において境界付近の領域に対して再度ラベリングして高解像度のラベル画像を生成して境界位置を本決めすることがある。高解像度の画像に対してラベリングする範囲は限定できる。しかしながら、低解像度の画像データは境界位置を仮決めするだけのものではなく、データが粗くなるので、画像エレメントの特徴値を求めるためにも使えず、有用性は少ない。これに対し、ラフなグルーピングを提供すると、低下像度のデータを生成せずに、高速で、境界位置を仮決めできる。さらに、データの解像度は低下して

いないので、同じ画像データを高精度のグルーピングのためにも、画像エレメントの特徴値を求めるためにも使用できる。

- [0039] 図5および図6に、ブロックラベリングを用いて、ラフなグルーピングを行なう例を示している。このグルーピングは、画素が必ずしも連結していない画像エレメントに関する画素を識別できる。グルーピングの対象となる画素5は、上記と同様にオン「1」の画素としている。このラフなグルーピングにおいても、2次元に配列された画素5を識別する際に、画素5を1つ1つ独立して処理するのではなく、まず、上下左右に隣接した4つの画素5を1つの画素処理単位、すなわち、画素ブロック2とする。そして、ラフなグルーピングでは、画素ブロック2に含まれている画素5の少なくとも1つがオン「1」であれば、画素ブロック2は全体としてオンであるとして扱い、隣接する複数の画素ブロック2の双方に少なくとも1つのオンの画素5が含まれていれば、それらの画素ブロック2に含まれる全てのオンの画素5には同一の識別情報(識別子、IDあるいはラベル値)が付される。
- [0040] 画素ブロック2に含まれる画素5は、2次元で相互に隣接している。このため、1つの画素ブロック2に含まれる複数の画素5のいずれかが「1」であれば、画素同士の位置関係を論理演算する必要はない。画素ブロック2に含まれる「1」の画素5は連続あるいは連結しており、必ず同じ識別子が与えられる。さらに、画素ブロック2に「1」の画素5が1つでも含まれていれば、その画素ブロック2はオンである。隣接する双方の画素ブロック2がオンであれば、それらの画素ブロック2に含まれる全ての画素5に共通の識別子が与えられる。したがって、画素ブロック2の位置関係を演算するだけで、それらの画素ブロック2に含まれる個々の画素5の位置関係を演算せずに、それらの画素ブロック2に含まれる全ての画素をグルーピングできる。このため、並列にラベリングできる画素の数が増大し、ラベリングに費やされる処理時間を短縮できる。
- [0041] 図5および図6に示したラフなグルーピングは、上下左右に隣接した4つの画素ブロック2を1つの大画素ブロック3、すなわち、画素処理単位として並列にラベリングし、ラベル画像を生成するものである。この大画素ブロック3は、2次元に相互に隣接した2×2の4つの画素ブロック2を含む。したがって、1つの大画素ブロック3に含まれる複数の画素ブロック2のいずれかがオンであれば、新たに論理演算する必要はない。そ



これらの画素ブロック2はオンであり、さらに、それらの画素ブロック2に含まれる画素5には共通の識別子がラベリングされる。このため、大画素ブロック3を単位としてグルーピング処理することにより、 $2 \times 2 \times 4$ の16個の画素5を並列処理することができ、さらに、それら16個の画素5の関係を論理演算する処理を省くことができる。

[0042] 大画素ブロック3に含まれる画素5は、2つの画素ブロック2の範囲内の距離の関連性を持っており、そのような関係で繋がった画素のグループに属するとして識別されることができる。さらに、大画素ブロック3と、その大画素ブロック3に隣接する画素ブロック2の双方にオンの画素5が含まれているときに、共通の識別子を大画素ブロック3および画素ブロック2に含まれている画素5にラベリングすることにより、最大で3つの画素ブロック2の範囲内の距離の関連性を持つグルーピングが行なわれると理解することができる。

[0043] このラフなグルーピングにおいて、大画素ブロック3を単位としてスキャンする方向は、上下左右どちらでもかまわない。本例においては、上記と同様に、図5に示した画像1の左から右(Y方向)をスキャン方向とし、上から下(X方向)をサブスキャン方向としてサーチする。したがって、1つの大画素ブロック3との関係を判断する対象となる隣接画素群4は、大画素ブロック3の上側および左側に隣接する6つの画素ブロック2により構成される。

[0044] 図6(a)および(b)に、大画素ブロック3および隣接画素群4に含まれる画素ブロック2の構成を示してある。このブロックラベリングでは、大画素ブロック3は画素ブロックBL5、6、8および9(以降では、個々の画素ブロック2をBLで表示する)で構成され、それぞれの画素ブロックの仮識別子PID5、6、8および9は共通である。大画素ブロック3に含まれる4つの画素ブロック2に共通の仮識別子を決定するために、隣接画素群(隣接画素ブロック群)4に含まれる6つの小画素ブロックBL0~4および7の仮識別値PID0~4および7が参照される。そして、画像1の全体を大画素ブロック3の単位でスキャンしながら、仮識別子をラベリングする処理を繰り返す。大画素ブロック3に含まれる16個の画素Pi0~15に仮識別子をラベリングするために、隣接画素群4を含めた、ラインLi0~5のコラムCo0~Co7の範囲の40個の画素のデータが並列に入力され、画素Pi0~15の16個の画素5に対して仮識別子が並列にラベリングされ

、仮識別子がラベリングされたラベルイメージが生成される。

- [0045] 図7(a)～(d)に、隣接画素群4の画素ブロック2のオンオフ状態と、大画素ブロック3の画素ブロック2のオンオフ状態から、大画素ブロック3が隣接画素群4に含まれる仮識別子を承継してラベリングし、または、新たな仮識別子をラベリングするアルゴリズムを示している。図7(a)は、大画素ブロック3に含まれる画素ブロック2の全てが0である。すなわち、大画素ブロック3は、グルーピング対象のオンの画素5を含まないので、仮識別子をラベリングする処理は行われない(NOP)。
- [0046] 図7(b)では、隣接画素群4に含まれる画素ブロック2の全てが0であり、大画素ブロック3にはオンの画素が含まれている。このケースでは、隣接画素群4は、グルーピング対象のオンの画素5を含まず、承継可能な仮識別子を含まない。このため、大画素ブロック3に含まれる画素ブロック2の画素5の全てに新しい仮識別子が与えられる。すなわち、大画素ブロック3に含まれるオンの画素5に対して共通の新しい仮識別子がラベリングされる。
- [0047] 図7(c)では、隣接画素群4に含まれる画素ブロック2の内、隣接していない画素ブロック2がオンであり、大画素ブロック3にはオンの画素が含まれている。隣接画素群4においては、画素ブロック2の単位で異なる仮識別子が画素にラベリングされている可能性がある。したがって、大画素ブロック3の画素ブロック2は、隣接画素群4が持つ複数の仮識別子の何れかを承継し、その承継した仮識別子が大画素ブロック3の画素5にラベリングされる。さらに、大画素ブロック3を介して、隣接画素群4の画素ブロック2が共通のグループに含まれると判断される。したがって、隣接画素群4の画素ブロック2の仮識別子に新たな連結関係が生ずる可能性があり、連結関係が生じた仮識別子の連結情報が出力される。
- [0048] 図7(d)では、隣接画素群4に含まれる画素ブロック2の内、隣接している画素ブロック2がオンであり、大画素ブロック3にはオンの画素が含まれている。したがって、大画素ブロック3の画素ブロック2の画素5には、隣接画素群4が持つ仮識別子が共通に付される。隣接画素群4においては、隣接した画素ブロック2がオンなので、それらの画素ブロック2には既に同じ仮識別子が与えられており、新たな連結関係は生じない。

- [0049] 図7に示したアルゴリズムは、画素ブロック2が隣接していなくても、大画素ブロック3に含まれていれば、同じグループに属するとして共通の仮識別子を付してグルーピングするものである。したがって、最大で3つの小画素ブロック2の範囲に含まれる画素5に対して共通の仮識別子が付される。図7に示したアルゴリズムの代わりに、完全に隣接した画素ブロック2にだけ共通の仮識別子を付すアルゴリズムを採用することは可能である。そのアルゴリズムは、先に図3および図4を参照して説明したものと共通し、最大で2つの画素ブロック2の範囲に含まれる画素5に対して共通の仮識別子をラベリングすることになる。
- [0050] 図7に示したアルゴリズムでは、大画素ブロック3の条件は、大画素ブロック3にオンの画素5が含まれるか否かに集約される。したがって、大画素ブロック3の状態は、大画素ブロック3に含まれる16個の画素5の論理和を演算することにより判断できる。また、隣接画素群4の状態は、隣接画素群4に含まれる画素ブロック2のオンの状態により決まり、個々の画素ブロック2の状態は、それぞれに含まれる4つの画素5の論理和を演算することにより判断できる。したがって、複数の画素データに対して論理和を並列に演算できる能力あるいは機能を備えたハードウェアにより、仮識別子をラベリングする処理をパイプライン方式で実行することが可能となる。
- [0051] このように、ブロックラベリングを利用することにより、画像を構成する多数の画素をラフにグルーピングできる。連結した画素をグルーピングする処理をラベリングあるいは細粒度のラベリングとすると、この処理は、荒いラベリング(粗粒度ラベリング、Coarse Grain Labeling)とすることができる。この荒いラベリングは、厳密な隣接関係を必要とせず、多少離れていても同じ識別子(ラベル)が付けられ、それにより画像中の成分が判断できる。このため、前処理であるローパスフィルタと、後処理である、つながり処理をラベリング処理と同時に実行できる。そして、荒いラベリングにすることにより処理ブロックのサイズは大きくなり、仮ラベルを付ける処理を高速化できる。また、仮ラベルの数も減少することになるので、仮ラベルの重複も減り、結合関係を整理した統合テーブルの作成も高速になり、さらに、真ラベルを付ける処理も高速化できる。
- [0052] したがって、高解像度の画像に対して、低解像度化せずに、高解像度の画像に含まれる画素群を高速でグルーピングできる。その結果、高速で画像の境界などを認

識するソフトウェアおよび画像処理装置を提供することが可能となり、さらに、画像の精度を維持できるので、高い精度で画像エレメントの特性値を得ることができる。

[0053] 2. ブロックラベリングを用いた画像処理

図8は、ブロックラベリングを用いて画像を解析する処理の一例を示すフローチャートである。このフローチャートには、主なデータの入出力を一点鎖線により示してある。この画像処理10は、ラベルイメージを生成すると共に、そのラベルイメージから区別される画像エレメントの特徴値を算出する。この画像処理10に含まれる、ラベルイメージ25を生成する処理は、画像をスキャンして、画像エレメントに構成する画素群に仮の識別情報(仮識別子、仮ID、仮ラベル)を付す第1のステージ11と、異なる仮識別子が付された画素群が画像エレメントとして結合している場合に同一の真の識別情報(真識別子、真ID、真ラベル)を再度ラベリングする第2のステージ12とを備えている。ブロックラベリングによりグルーピングされる画素は、相互に連結した画素に限らず、非連結であっても所定の関連性を備えた画素であっても良いことは上記において説明した通りである。したがって、この画像処理10により区別される画像エレメントも、連結された画素により構成されるものに限らない。

[0054] 以下においては、ブロックラベリングを活用し、ラフにグルーピングされた画素により構成される画像エレメントを識別し、解析する画像処理方法を中心に説明する。画像処理10は、グルーピングされた画素群により構成される画像エレメントの特徴値を抽出する解析ステージ13をさらに有する。この画像処理10は、さらに、2値画像だけではなく、多値あるいは階調表現(グレースケール)の画像についても特徴値を抽出するために、仮の識別子をラベリングする第1のステージ11と並行して多値の画素からなる画素ブロックのブロック特徴値を算出する工程14を備えている。

[0055] 仮識別子をラベリングする第1のステージ11は、画像を形成するための複数の画素を含む画素データ29から、大画素ブロック3に含まれる16個の画素データと、それに隣接する隣接画素群4の24個の画素データとを取得し、以下のラベリング過程200に提供するための入力過程100を備えている。さらに、第1のステージ11は、大画素ブロック3に含まれる16個の画素5に共通の仮識別子をラベリングするラベリング過程200を備えている。

- [0056] 入力する過程100では、ステップ101において、画素データファイル29から大画素ブロック3に含まれる画素5のデータを入力する。ステップ102において、画像1を構成する画素データに未処理のデータがあれば、ステップ103において、画素データファイル29から取得した多値の画素データ5を2値化する。ファイル29の画素データがすでに2値化されていれば、このステップは不要である。さらに、先行して仮識別子がラベリングされ、バッファ(バッファメモリ)28に一時的に蓄積された隣接画素群4の画素5のデータと、それらの画素5にラベリングされた仮識別子のデータとを、ステップ104において取得する。
- [0057] ラベリングする過程200では、ステップ201において、大画素ブロック3および隣接画素群4の条件を論理演算し、ステップ202で、承継可能な仮識別子の有無を判断する。仮識別子を承継するアルゴリズムは、図7(a)～(d)を参照して説明した通りである。隣接画素群4が承継可能な仮識別子を1つだけ含む場合(条件d1)は、ステップ205において、その仮識別子を承継し、大画素ブロック3の画素5に共通の仮識別子としてラベリングし、仮ラベルイメージファイル27に大画素ブロック3の単位で出力する。さらに、後続の大画素ブロック3の処理に要する隣接画素群4に含まれる仮識別子の情報を、画素ブロック2の単位で、高速アクセスが可能なバッファメモリ28に一時的に格納する。
- [0058] 隣接画素群4が承継可能な、あるいは承継すべき複数の仮識別子を含む場合(条件d2)は、ステップ203において、複数の仮識別子に対する結合情報を記録する。すなわち、大画素ブロック3の画素5に承継する仮識別子と、未承継となる他の識別子との結合情報を結合情報ファイル26へ出力する。さらに、ステップ205において、大画素ブロック3の画素5に承継する仮識別子をラベリングし、仮ラベルイメージファイル27へ出力する。隣接画素群4が承継可能な仮識別子を含まない場合(条件d3)は、ステップ204において、新しい仮識別子を発生し、ステップ205において、その新しい識別子は大画素ブロック3の画素5にラベリングして、仮ラベルイメージファイル27に出力する。このようにして、入力画像を構成する画素に仮識別子がラベリングされた仮ラベルイメージが生成される。
- [0059] この仮識別子をラベリングする第1のステージ11では、入力する過程100において

、大画素ブロック3および隣接画素群4に含まれる40個の画素Piのデータを並列に読み込む。そして、ラベリングする過程200においては、大画素ブロック3に含まれる16個の画素Piの内のグルーピング対象の画素(本例では、オンあるいは「1」の画素)に対して仮識別子をラベリングする処理を並列実行する。したがって、入力する過程100と、ラベリングする過程200とは、一連の処理としてハードウェア化することにより、パイプライン方式で実行できる。さらに、ラベリングする過程200においても、承継を演算するために、入力された40個の画素Piをデコードするステップ201と、それにより決定される仮識別子をラベリングするステップ205とがパイプライン方式で実行されるようにハードウェアにこれらの処理を実装することができる。したがって、大画素ブロック3に含まれる16個の画素5に対して仮識別子をラベリングする第1のステージ11の処理を、実質的に1クロックで実行することが可能となる。

[0060] また、結合情報を記録するステップ203、および、新しい仮識別子を選択するステップ204も、大画素ブロック3および隣接画素群4をデコードした結果が用いられる。このため、第1のステージ11としてハードウェア化することにより、これらのステップ203および204の処理を、承継を演算するステップ201あるいはラベリングするステップ205と並列に処理するようにハードウェアを構成することが可能であり、16個の画素を読み込んでラベリングするパイプラインを破綻あるいは遅延させずに、第1のステージ11の処理を実行することが可能である。

[0061] 画像処理10では、仮識別子をラベリングする第1のステージ11と並列に実行される解析処理14において、仮識別子がラベリングされる大画素ブロック3に含まれる画素5の多値のデータを解析して、大画素ブロック3の単位で濃淡情報を演算する。ブロック単位の濃淡情報は、ブロック特徴値として大画素ブロック3の単位に(この例であると1/16に)圧縮され、ブロック特徴値ファイル22に出力される。大画素ブロック3に含まれる16個の画素5は、同一の仮識別子がラベリングされるので、後に、同一の真識別子がラベリングされ、同一の画素エレメントを構成する。したがって、この工程14において、大画素ブロック3に含まれる16個の画素5の多値データ(階調データ、グレースケールデータ)から、濃淡情報、例えば、濃度の最大最小、平均などを、大画素ブロック3の単位で求めておくことは有効である。後に、仮識別子の結合情報に基

づき、大画素ブロック3の単位のブロック特徴値、例えば濃淡情報を集計することにより、画像エレメントの濃淡情報を求めることができ、濃淡情報を解析する処理時間を短縮できる。

[0062] さらに、仮識別子をラベリングする第1のステージ11においては、処理画素データ29から大画素ブロック3に含まれる画素5が入力される。このため、第1のステージ11と並列に大画素ブロック3の単位の濃淡情報を求めることにより、濃淡情報を演算するために画素データファイル29にアクセスする工程を省略でき、この点でも、濃淡情報を解析する処理時間を短縮できる。

[0063] 第1のステージ11が終了すると、ステップ15において、結合情報ファイル26に蓄積された結合情報から統合テーブル23を生成する。ステップ203において、隣接画素群4に、異なる仮識別子がラベリングされた画素5が含まれている場合は、大画素ブロック3の画素に承継された仮識別子と、未承継の仮識別子とのペアが、結合情報ファイル26に記録される。承継された仮識別子と、未承継の仮識別子とは同じグループ(画像エレメント)を示す識別情報である。このため、第2のステージ12においては、それらの仮識別子がラベリングされた画素5に、最終的に同じグループに属する識別子(真識別子)を再度ラベリングする。したがって、事前に、承継された仮識別子と、未承継の仮識別子とを統合する必要がある、ステップ15において、統合テーブル23を生成する。

[0064] このステップ15においては、仮識別子の結合情報26から、互いに同じグループに属する画素にラベリングされている仮識別子に対して共通の真識別子(真ラベル)を割り振り、仮識別子と真識別子との対応を示す統合テーブル23を生成する。統合テーブル23は、例えば、仮識別子をアドレスとし、それに対応する真識別子をリードできるものである。統合テーブル23を、仮識別子をアドレスとして参照することにより真識別子へ変換することが可能となる。複数の仮識別子の結合は、画素が連結された画像エレメントを抽出するための処理であれば、複数の仮識別子がラベリングされた画素が連結していることを示す。一方、ラフなグルーピングにおいては、複数の仮識別子の結合は、複数の仮識別子がラベリングされた画素が必ずしも連結していることを意味しない。しかしながら、それらの画素は、所定のレンジの関連性を備えている。

[0065] 次に、第2のステージ12において、統合テーブル23を参照しながら、仮ラベルイメージファイル27に格納された画素データに、真識別子をラベリングして、ラベルイメージ(真ラベルデータ)を生成し、ラベルイメージファイル25に出力する。仮ラベルイメージは、ビットマップ形式で記録することも可能である。仮識別子が共通する画素ブロック2の単位、さらには、大画素ブロック3の単位で記録することにより、メモリ領域を節約でき、第2のステージ12において大画素ブロック3の単位で画素データを読み出すのも容易となる。第2のステージ12では、ステップ121において、仮ラベルイメージデータ27に含まれる画素データを、大画素ブロック3の単位で並列に入力する。ステップ122において、仮ラベルイメージデータ27に未処理の画素が残されていると、ステップ123において、統合テーブル23を参照して、大画素ブロック3の仮識別子を真識別子に変換し、その真識別子を共通の識別子として、大画素ブロック3に含まれる画素5に対して並列にラベリングする。これにより、所定の関係のある画素5により構成される、独立した画像エレメントを識別するための真識別子がラベリングされたラベルデータが生成され、ラベルイメージファイル25に出力される。真識別子をラベリングするステップ123においても、大画素ブロック3の単位で、それに含まれるグルーピング対象の画素に対し、共通の真識別子が並列にラベリングされる。

[0066] 画像処理10においては、第2のステージ12が終了すると、解析ステージ13を実行する。この解析ステージ13では、ステップ131において、大画素ブロック3の単位で解析し、そのブロック特徴値を算出する。次に、ステップ132において、真識別子が共通の大画素ブロック3のブロック特徴値を集計する処理を繰り返し、画像エレメント毎の特徴値を算出する。2値画素あるいは2値データから算出できる特徴値は、2値化された画素に仮識別子をラベリングした仮ラベルイメージデータ27により、画素ブロックあるいは大画素ブロックの単位で演算することができる。濃淡情報においては、大画素ブロック3のブロック特徴値が、先に説明したように、ステージ14において得られている。したがって、ステップ133において集計することにより、画像エレメント毎の濃淡に関わる特徴値も算出できる。特徴値には、画像エレメントの面積、重心、縦横の寸法などが含まれる。

[0067] 解析ステージ13においては、真識別子がラベリングされたラベルイメージ25に基



づいて画像エレメント毎の特徴値を算出する代わりに、統合テーブル23を参照することにより、ブロック特徴値を画像エレメント毎に集計することが可能である。したがって、ハードウェア資源が十分にあれば、第2のステージ12と並列に、解析ステージ13を実行するようにハードウェアを構成することが可能である。

[0068] 3. 画像処理システム

上述した画像処理10は、仮識別子をラベリングする第1のステージ11と、真識別子をラベリングする第2のステージ12とが、この順番に実行される。そして、同一の画像に対して、これらの処理(ステップ)は重複しない。解析ステージ13は、上述したように、第2のステージ12の後に実行しても良いし、並列に実行しても良い。例えば、統合テーブル23を生成するステップ15が終了した後に、真識別子をラベリングする第2のステージ12と、解析ステージ13とを並列に実行できる。

[0069] 第1のステージ11と、第2のステージ12とは実行するタイミングが重ならない。このため、再構成可能なハードウェアにより、第1のステージ11を実行するための回路と、第2のステージ12を実行するための回路とを再構成しながら、画像処理10を実行することにより、ハードウェア資源を効率良く利用できる。

[0070] また、画像処理10は、多数の画素データを並列で処理でき、処理時間を短縮できる。したがって、複数の処理エレメントを含み、それら複数の処理エレメントにより並列に稼動する複数のデータパスが構成されるプロセッシング領域を備えたプロセッサに処理10を実装することにより、この画像処理10の特性を活かして処理時間を短縮できる。処理エレメントは、ある程度の規模の論理演算機能を備えており、さらに、再構成可能な集積回路装置に含まれるものであることが望ましい。

[0071] 図9に示した処理装置30は、再構成可能なハードウェアの一例であり、動的に回路を再構成することができる領域を備えている。この処理装置30は、ある程度の演算機能、例えばALUを備えたプロセッシングエレメント(以降においてはEXE)32を接続して様々なデータパスを構成可能なマトリクス領域(プロセッシング領域)31を備えている。さらに、処理装置30は、マトリクス31のEXE32の接続を制御してデータパスを動的に構成するコントローラ33と、マトリクス31に構成するデータパスのハードウェア情報(構成情報)を記録したRAM34と、マトリクス31の回路により処理されるデータ

を一時的に記録するバッファ35とを備えている。さらに、処理装置30は、外部メモリ36に対してデータを入出力するためのインターフェイスも備えている。

[0072] 複数のEXE32を接続することにより、並列に稼動するデータパスを構成できる処理装置は、複数の画素データを並列に処理するに適しており、画像処理10に適したハードウェア資源である。さらに、処理装置30のマトリクス領域(以降ではマトリクス)31のEXE32の接続を、画像処理10の各ステージ11~13を順番に実行するように再構成することにより、画像処理10を行うための専用の処理システムとして使用できる。以下では、処理装置30を使用して画像処理10を実行する画像処理システム50について説明する。なお、マトリクス31のEXE32などのハードウェア資源が十分にあれば、処理装置30において、ラベリングに関する画像処理だけではなく、他の処理を同時に実行することができる。

[0073] 図10(a)~(c)に、画像処理システム50として処理装置30を機能させるために、プロセッシング領域であるマトリクス31を再構成する様子を示してある。画像処理システム50として処理装置30を機能させるために、この例では、3種類のコンフィグレーション情報51~53を予め用意し、処理装置30のコンフィグレーションRAM34に格納する。そして、コントローラ33によりマトリクス31の構成を適当なタイミングで変更し、画像処理10を実行する。図10(a)は、第1の構成情報51により、第1のステージ11および多値の画素データを大画素ブロック3の単位で解析する工程14を並列に実行するように、マトリクス31が再構成された状態を示している。図10(b)は、第2の構成情報52により、統合テーブルを生成する処理を実行するように、マトリクス31が再構成された状態を示している。図10(c)は、第3の構成情報53により、第2のステージ12および解析ステージ13を並列に実行するように、マトリクス31が再構成された状態を示している。

[0074] 図10(a)に示すように、第1の構成情報51により、処理装置30のマトリクス領域31には、第1のステージ11の入力する過程100を実行する構成を備えたインターフェイス54と、ラベリングする過程200を実行する構成を備えたラベリングプロセッサ(ラベリングエンジン)55とが構成される。さらに、第1の構成情報51により、マトリクス領域31には、多値の画素データを解析する工程14を実行する構成を備えた解析プロセッサ

(解析エンジン、第2のプロセッサ)56と、インターフェイス54からデータをラベリングプロセッサ55および解析プロセッサ56に供給する回路などを含めた周辺回路57とが構成される。インターフェイス54は、大画素ブロック3に含まれる画素データを並列に入力する機能と、隣接画素群4の仮識別子のデータを入力する機能とを備えている。ラベリングプロセッサ55は、仮識別子の承継を演算および判断する機能55aと、仮識別子をラベリングする機能55bと、承継した仮識別子と未承継の仮識別子との結合情報を出力する機能55cと、新しい仮識別子を発生する機能55dとを備えている。仮識別子をラベリングする機能55bは、承継した仮識別子または新しい仮識別子を共通の仮識別子として、大画素ブロック3に含まれる、グルーピング対象のオンの全ての画素5に対し、並列にラベリングする。

[0075] 図11に、第1の構成情報51によりマトリクス31に構成される回路の概要をさらに詳しく示してある。インターフェイス54は、外部メモリ36の画素データファイル29から大画素ブロック3に含まれる画素データをロードし、2値化回路61により2値化してラベリングプロセッサ55に供給する。それと共に、多値の画素データを解析用のプロセッサ56に供給する。また、バッファ28から隣接画素群4の仮識別子(仮ID)を取得して、ラベリングプロセッサ55に供給する。ラベリングプロセッサ55は、インターフェイス54から供給されたデータの論理和を演算するロジック回路65と、その論理和の結果により承継すべき仮IDの有無などを判断するルックアップテーブル(LUT)66と、仮IDを選択するセレクト67と、結合情報を選択するセレクト68とを備えている。

[0076] ロジック回路65は、大画素ブロック3および隣接する画素ブロック2に対応する、合計10個の画素ブロック2(図6のBL0～BL9)のそれぞれの論理和により、10個の値を備えたアドレス79を生成する。LUT66は、その値79をアドレス入力とし、そこに格納されたマイクロコードをID制御信号71として出力する。そして、そのマイクロコード71によりセレクト67および68を始めとした各種ロジックを制御する。

[0077] ラベリングを行なうデータ生成回路69は、大画素ブロック3に含まれる16個の画素5に対して、並列に仮IDをラベリングする。この例では、データ生成回路69は、インターフェイス回路54から供給された2値の16個の画素データに、選択された仮ID72を加えて、1ワード(32ビット)のブロック画素データ73として出力する。ブロック画素デ

ータ73は、ID73dと、16個分の画素データ73pとを含む。したがって、大画素ブロック3に含まれる16個の画素データに対するラベリングは、1ワードのデータとして一括され、並列に処理される。仮ラベルイメージファイル27に出力される仮ラベルイメージデータは、ブロック画素データ73により構成される。

- [0078] 図12に、ラベリングプロセッサ55において、供給された画素データからブロック画素データ73を生成して出力するまでの概略の回路構成を示してある。まず、インターフェイス54は、実際には、外部メモリ36からラインバッファ35に蓄積された画素データ29から、大画素ブロック3およびその隣接画素群(隣接画素ブロック群)4に含まれる画素データをシフトレジスタおよびマスク回路により切り出す。例えば、図5および図6に示したラインLi0~5、コラムCo0~7の画素データ5をロードする。これら40ドット分の40ビットの画素データは、十分なバス幅が確保できれば1クロック(1サイクル)で読み込めるデータである。
- [0079] ラベリングプロセッサ55のロジック回路65は、OR回路65aにより、0番目のラインLi0と1番目のラインLi1の画素データ5の論理和を演算し、ブロックBL0~3のオン状態、すなわち、それぞれのブロックに少なくとも1つのオンの画素があることを判断する。同様に、OR回路65bにより、2番目のラインLi2と3番目のラインLi3の画素データ5の論理和を演算し、ブロックBL4~6のオン状態を判断する。OR回路65cにより、4番目のラインLi4と5番目のラインLi5の画素データ5の論理和を演算し、ブロックBL7~9のオン状態を判断する。
- [0080] 隣接画素群4の状態および画素第ブロック3の状態は、これらのOR回路65a、65bおよび65cの演算結果により判断できる。このため、これらのOR回路65a、65bおよび65cの出力の論理和をOR回路65dによりさらに演算し、10個の画素ブロックBL0~BL9の論理和結果を10ビットのアドレス入力79として生成し、LUT66に供給する。それにより、LUT66から適切なマイクロコードがID制御信号71として出力される。LUT66は、マトリクス領域31に予め設けられたRAMエレメントを用いて構成することができる。
- [0081] このような回路構成による、画素データ5をロードし、順番に論理和を演算してID制御信号71を出力する一連の処理は、後戻り無く、シーケンシャルに行われる。したが

って、再構成可能なマトリクス31に配置された多数のエLEMENT32を用いて多数の並列処理用のデータパスを構成することにより、1つあるいは複数の大画素ブロック3に関連する画素データを並列に、パイプライン処理することが可能となる。このため、実質的に1クロック(1サイクル)で、少なくとも1つの大画素ブロック3、すなわち、少なくとも16画素の仮IDを決定できる。

[0082] データ生成回路69は、1つの大画素ブロック3に含まれる16画素分の情報と、それらに共通して付される仮IDの情報とを含んだ、1ワード長(32ビット)のブロック画素データ73を生成し、仮ラベルイメージデータとして仮ラベルイメージファイル27に出力する。このブロック画素データ73には、さらに、大画素ブロック3の位置情報、16画素分の情報から演算された大画素ブロック3の特性値などを含めることが可能である。

[0083] ブロック画素データ73を生成するためには、データ生成回路69に対し、大画素ブロック3に含まれる16画素分のデータと、それらにラベリングされる仮IDのデータ72とを供給する必要がある。LUT66のID制御信号71により、その大画素ブロック3の仮IDのデータ72がデータ生成回路69に供給されるためには、大画素ブロック3の画素データが入力されてからある程度の演算時間が必要となる。入力インターフェイス54によりロードした16画素分のデータは、適当な遅延回路あるいはパイプラインレジスタを介してデータ生成回路69に供給することにより、その大画素ブロック3の仮IDのデータ72と同期して、データ生成回路69に供給できる。したがって、ラベリングプロセッサ55においては、ラインバッファ35から大画素ブロック3の画素データをロードしてから、その画素データに仮IDをラベリングして出力するまでの処理をパイプライン方式で実行できる。

[0084] このため、画像処理装置50においては、実質的に1クロックで、少なくとも1つの大画素ブロック3、すなわち、少なくとも16画素に対して仮IDを決定し、その仮IDがラベリングされた仮ラベルイメージデータを出力できる。したがって、画像処理装置50は、少なくとも16画素を1サイクルでグルーピングすることが可能であり、1画素単位でラベリングする処理と比較すると、少なくとも10数倍の速さで画像処理を行うことができる。そして、グルーピングされたブロック画素データ73には、オリジナルの解像度の画素データ73pが保存されており、解析された画像の解像度が劣化することもない

- 。
- [0085] 図13に、大画素ブロック3の単位で、特徴量を抽出するプロセッサ56の概略構成を示してある。この解析用のプロセッサ56には、インターフェイス54によりラインバッファ35から切り出された1つの大画素ブロック3に含まれる16画素分の元データ、すなわち、グレースケール(多値)の画素データが供給される。それぞれの画素データは、しきい値処理ユニット62により濃淡の最大または最小を与えるデータであるか否かが判断される。しきい値処理が行われた16画素分のデータは、セクタ63aおよび63bにより最大値および最小値が計算され、それらの結果が、シフト・OR回路63cにより1ワードの濃淡データ74にパックされる。最大値および最小値の計算にエラーが無ければ、ゲート回路63dを通過して、ブロック特徴値ファイル22に濃淡データ74が出力される。
- [0086] 図14に、しきい値処理ユニット62において、一画素分のしきい値処理を行う回路構成を示してある。一画素分の画素データ29pは、コンパレータ62aにより第1のしきい値62bと比較され、画素データ29pが第1のしきい値62bより大きいと有意と判断される。その結果、キャリー62xがアサートされ、セクタ62eにより画素データ29pが最大値を比較するためのデータとして出力される。画素データ29pが第1のしきい値62bを下回る場合は、セクタ62eから「0」が出力され、最大値としては無視される。また、画素データ29pは、コンパレータ62cにより第2のしきい値62dと比較され、画素データ29pが第2のしきい値62dより小さいと有意と判断される。その結果、キャリー62yがアサートされ、セクタ62fにより画素データ29pが最小値を比較するためのデータとして出力される。画素データ29pが第2のしきい値62bを上回る場合は、セクタ62fから「FF」が出力され、最小値としては無視される。比較結果を示すキャリー62xおよび62yは回路62gにより論理和が計算され、さらに、回路62hにより他の画素の比較結果も含めた論理和が計算される。
- [0087] その結果、いずれかの画素データ29pが、第1のしきい値62bおよび第2のしきい値62dの範囲内から外れていれば、有意な濃淡情報であるとして出力される。例えば、欠陥の有無を判断する場合、全ての画素の濃淡データが、第1のしきい値62bおよび第2のしきい値62dの範囲内であれば、解析の対象となった大画素ブロック3の範

囲内には欠陥がないと判断され、濃淡情報は出力されない。

- [0088] この解析プロセッサ56は、ラベリングプロセッサ55と同様に、大画素ブロック3の単位で濃淡情報74を出力する。図15に示すように、このブロック単位の濃淡情報であるブロック特徴データ74は、ブロック画素データ73と1対1に対応している。したがって、後に、仮識別子(仮ID)および統合テーブル23に基づいて集計することにより、画像エレメント毎の特徴値(濃淡情報)を得ることができる。
- [0089] 第1のステージ11が終了すると、図10(b)に示すように、第2の構成情報52によりマトリクス31は、統合テーブルを生成するように再構成される。結合情報ファイル26には、大画素ブロック3の画素に承継された仮識別子と、それとペアとなる未承継の仮識別子とが記録されている。したがって、ラベルイメージを生成するための次の段階として、連結関係にある1または複数の仮識別子のペアに対して同一の真識別子(真ID)を与える統合テーブル23を生成する。
- [0090] 結合情報ファイル26から統合テーブル23を生成するアルゴリズムは次のようになる。結合情報ファイル26には、2つの仮IDの結合を示すエントリが複数記録されている。また、統合テーブル23は、仮IDをアドレスとしてアクセスすることにより、それに対応する真ラベルがリードできるものである。
- h1. 結合情報ファイル26のn番目のエントリの仮IDが「a」および「b」であるとする、n番目のエントリをグループキューに格納する。
  - h2. グループキューの先頭からエントリ、例えば、「a」と「b」のペアを比較対象レジスタに格納する。
  - h3. 結合情報ファイル26からn番目以降の値を読み出して比較対照レジスタの値「a」および「b」と比較する。
  - h4. 少なくとも一方が一致したエントリは、グループキューに追加される。
  - h5. 結合情報ファイル26の末尾に達すると、グループキューから次のエントリを読み出して比較対象レジスタに格納して同様の操作を行う。
  - h6. グループキューの末尾に達すると、グループキューにエントリされた全ての仮IDに対して同一の真IDを割り振る。
- [0091] 以上で1つの真IDについて、統合テーブル23に収める情報が得られ、その真IDに

についてのグルーピングが完了する。次に、 $n+1$ 番目のエントリを結合情報ファイル26から読み出して、同様の操作を行う。ただし、一度グループキューに格納された結合情報は、再びグループキューに格納されることはないものとする。以上の操作が完了した後、未だ真IDが付与されていない仮IDがあると、それに対してそれぞれユニークな真IDを付与する。以上の操作により統合テーブル23が生成される。第2の構成情報52は、マトリクス領域31に上記のアルゴリズムを実行するためのデータパスを構成する。

[0092] 統合テーブル23が生成されると、図10(c)に示すように、第3の構成情報53によりマトリクス31は、第2のステージ12を実行するように再構成される。同時に、第3の構成情報53により、マトリクス31は、解析ステージ13を実行するように再構成される。第3の構成情報53により、第2のステージ12を実行するために、仮ラベルイメージファイル27から、仮ID73dと画素データ73pとを備えたブロック画素データ73を入力するインターフェイス59と、仮IDを真IDにラベリングし直すラベリングプロセッサ(ラベリングエンジン)60とが構成される。また、第3の構成情報53により、解析ステージ13を実行するために、ブロック画素データ73をデコードして大画素ブロック3を単位とする特徴値を演算する回路81と、ブロック単位の特徴値を統合テーブル23に基づいて集計する回路82とを含み、画像エレメント毎の特徴値を算出する解析プロセッサ(解析エンジン、第1のプロセッサ)80が構成される。

[0093] 図16に、ブロック画素データ73を入力し、統合テーブル23を参照して、大画素ブロック3の単位で真識別子(真ID、真ラベル)をラベリングするラベリングプロセッサ60の回路例を示してある。まず、インターフェイス回路59は、仮ラベルイメージファイル27にアクセスしてブロック画素データ73を取得する。ブロック画素データ73には、大画素ブロック3を構成する16個分の画素データ73pが含まれており、これらの画素データが並列に入力されることになる。真識別子のラベリングプロセッサ59bにおいては、ブロック画素データ73の仮ID73dをアドレスとして統合テーブル23にアクセスし、真IDを取得する。その真IDをブロック画素データ73の16個分の画素データに基づき、マトリクス31のエLEMENT32を並列に動作するセレクトとして使い、グルーピングの対象となるオン「1」の画素にラベリングし、他の画素は「0」にしてラベルイメージフ



ファイル25に出力する。

- [0094] ラベリングプロセッサ60は、ブロック画素データ73のIDの値73dを仮IDから真IDに書き換えたブロック画素データを、ラベルイメージのデータとして出力することも可能である。この場合も16画素分のデータ73pに対し、並列に、一括して真IDがラベリングされることになる。
- [0095] 図17に、解析プロセッサ80の回路例を示してある。この回路80は、Y座標方向の最大値を求めるロジックを実装するものである。この回路80は、それぞれの大画素ブロック3の特徴量(最大値)をデコーダを用いて求める第1の回路81と、それらを真IDにより集計し、真IDによりグルーピングされた画素の最大値を求める第2の回路82とを備えている。第1の回路81は、16画素分のデータを含んだブロック画素データ73の、16画素分のデータ73pを制御データに変換するデコーダ83と、その制御データにより大画素ブロック3の単位で特徴値、すなわち、Y座標方向の最大値を求めるセクタ84とを備えている。第2の回路82は、ブロック画素データ73の仮ID73dを統合テーブル23により真IDに変換し、その真IDをアドレスとしてY-Maxテーブル85にアクセスするY-MaxテーブルI/F86と、最大値を選択するセクタ87とを備えている。セクタ87は、Y-MaxテーブルI/F86を介してテーブル85から得られた真IDのY座標最大値、および、セクタ84により得られたY座標とを入力として、最大値を選択する。さらに、セクタ87は、I/F86を介して新しい最大値をY-Maxテーブル85に出力し、最大値を更新する。
- [0096] このような解析プロセッサ80により、グルーピングされた画素群からなる画像エレメントのY方向の広がりを求めることができる。同様に、Y座標方向の最小値、X座標方向の最大および最小値などの多種多様な特徴量を求めることができる。16画素により構成される画素大ブロック3の単位で特徴量を演算できるので、特徴量の算出に必要な処理時間を短縮できる。
- [0097] 解析プロセッサ80は、さらに、後続のブロック画素データ73を読み出して統合テーブル23を介して真IDを比較し、真IDが同じ場合はテーブル85に書き込む前に、後続のブロック画素データ73を含めて最大値を求める回路89を備えている。この回路89により、真IDが同じになるブロック画素データ73が連続したときの処理時間を短

縮できる。解析プロセッサ80は、Y-Maxテーブル85に対してリード・モディファイ・ライトの処理を行うため、連続して同一の真IDが入力される状況を想定する必要がある。パイプラインのレイテンシが伸びてしまう。本図の回路89を加え、後続のブロック画素データ73を先行して読み出して比較することにより、フィードバックパスのレイテンシを5サイクルから3サイクルに短縮できる。

[0098] 上述した画像処理方法10および画像処理装置50は、隣接していない画素を所望のルールによりグルーピングできるものである。連結した画素に限定して識別子をラベリングする処理方法および処理装置は、仮識別子をラベリングするロジックを図3および図4を参照しながら説明したものに変更することにより、ほぼ共通の構成で提供できる。

[0099] また、以上では、2次元の2値化画像の解析を例に説明しているが、本発明が適用できる範囲は、これに限らない。基本となる小さな画素ブロック2は、相互に隣接する4つの画素で構成しているが、さらに長い範囲の関連性のある画素をグルーピングする場合は、5つ以上の画素で基本となる画素ブロックを構成しても良い。大画素ブロック3を相互に隣接する4つの画素ブロック2により構成しているが、さらに長い範囲の関連性のある画素をグルーピングする場合は、5つ以上の画素ブロック2により大画素ブロックを構成しても良い。また、画素を2値化する際に、モノクロに限定されず、カラー画像の各色成分を2値化することも可能である。さらに、2次元画像に限らず、3次元画像に対してもブロックラベリングを適用でき、その場合は、先に説明したように、相互に隣接する8つの画素により基本となる画素ブロックが構成される。

## 請求の範囲

- [1] ラベルイメージを生成する方法であって、  
画像を形成するための複数の画素を含むデータから、多次元で相互に隣接する複数の画素を含む画素ブロックを1つの単位として入力する工程と、  
2値化された画素に基づき、前記画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に共通の識別情報をラベリングする工程とを有する、方法。
- [2] 前記画素ブロックは、2次元で相互に隣接する4つの画素または3次元で相互に接する8つの画素で構成される、請求項1の方法。
- [3] 前記画像をスキャンして仮の識別情報をラベリングし、複数の仮の識別情報の結合情報を生成する第1の段階と、前記結合情報に基づき、画像エレメントを示す真の識別情報をラベリングする第2の段階とを有し、前記第1の段階および前記第2の段階は、それぞれ前記入力する工程と前記ラベリングする工程とを含み、  
前記第1の段階のラベリングする工程では、前記仮の識別情報を前記共通の識別情報としてラベリングし、  
前記第2の段階のラベリングする工程では、前記真の識別情報を前記共通の識別情報としてラベリングする、請求項1の方法。
- [4] 前記画像をスキャンして仮の識別情報をラベリングする第1の段階であって、前記入力する工程と、前記ラベリングする工程とを含む第1の段階を有し、  
前記第1の段階の入力する工程では、前記画素ブロックと共に、前記画素ブロックに接し、先行して仮の識別情報がラベリングされた画素を含む隣接画素群を入力し、  
前記第1の段階のラベリングする工程は、以下の工程を含む、  
前記隣接画素群が承継可能な仮の識別情報を含む場合は、その仮の識別情報を前記共通の識別情報として承継し、  
前記隣接画素群が他に承継可能な仮の識別情報を含む場合は、承継した仮の識別情報と未承継の仮の識別情報との結合情報を記録し、  
前記隣接画素群が承継可能な仮の識別情報を含まない場合は、新しい仮の識別情報を前記共通の識別情報とする、請求項1の方法。
- [5] 前記第1の段階の後に実行される、画像エレメントを示す真の識別情報をラベリン

グする第2の段階を有し、

この第2の段階は、前記第1の段階に対して独立した入力する工程およびラベリングする工程を含み、

この第2の段階のラベリングする工程では、前記結合情報に基づき、結合関係にある画素ブロックに共通する真の識別情報を前記共通の識別情報とする、請求項4の方法。

- [6] 前記第1の段階の入力する工程では、2次元で相互に隣接する4つの画素からなる画素ブロックと、その画素ブロックの隣り合う2辺に隣接する6つの画素からなる隣接画素群とを入力し、

前記第1の段階のラベリングする工程では、前記画素ブロックおよび前記隣接画素群の双方に、画素が連続する画像エレメントを構成する画素が含まれている場合に、前記隣接画素群に含まれる仮の識別情報を承継する、請求項4の方法。

- [7] 前記第1の段階の入力する工程では、少なくとも1つの画素ブロックと、その画素ブロックに隣接する少なくとも1つの画素ブロックを含む隣接画素群とを入力し、

前記第1の段階のラベリングする工程では、前記画素ブロックおよび前記隣接画素群の双方に、グルーピング対象の画素が含まれている場合に、前記隣接画素群に含まれる仮の識別情報を承継する、請求項4の方法。

- [8] 前記第1の段階の入力する工程では、2次元で相互に隣接する4つの画素ブロックからなる大画素ブロックと、その大画素ブロックの隣り合う2辺に隣接する6つの画素ブロックからなる隣接画素群とを入力し、

前記第1の段階のラベリングする工程では、前記大画素ブロックおよび前記隣接画素群の双方に、グルーピング対象の画素が含まれている場合に、前記隣接画素群に含まれる仮の識別情報を承継する、請求項4の方法。

- [9] 前記第1の段階の後に、画像エレメントを示す真の識別情報をラベリングする第2の段階を有し、この第2の段階は、前記第1の段階とは独立した入力する工程およびラベリングする工程を含み、

この第2の段階のラベリングする工程では、前記結合情報に基づき、結合関係にある大画素ブロックに共通する、真の識別情報を前記共通の識別情報し、前記大画素

ブロックに含まれる全てのグルーピング対象の画素にラベリングする、請求項8の方法。

- [10] 画像を解析する方法であって、  
前記画像を形成するための複数の画素を含むデータから、多次元で相互に隣接する限られた複数の画素を含む画素ブロックを1つの単位として入力する工程と、  
2値化された画素に基づき、前記画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に共通の識別情報をラベリングする工程と、  
少なくとも1つの画素ブロックを含む単位で演算を繰り返して、各々の画像エレメントの特徴値を算出する工程とを有する、方法。
- [11] 前記ラベリングする工程と並列に、ラベリングされる画素ブロックの単位で、画像エレメントの特徴値に寄与するブロック特徴値を算出する工程を、さらに有する、請求項10の方法。
- [12] 前記ラベリングする工程では、前記画像をスキャンして仮の識別情報をラベリングする、請求項11の方法。
- [13] 前記算出する工程は、前記ラベリングされる画素ブロックに含まれる多値の画素に基づく前記ブロック特徴値を算出する処理を含む、請求項11の方法。
- [14] 前記入力する工程では、2次元で相互に隣接する4つの画素または3次元で相互に隣接する8つの画素で構成される画素ブロックを1つの単位として入力する、請求項11の方法。
- [15] 前記入力する工程では、2次元で相互に隣接する4つの画素で構成される画素ブロックを1つの単位とし、さらに、2次元で相互に隣接する4つの画素ブロックで構成される大画素ブロックを1つの単位として入力し、  
前記ラベリングする工程では、前記大画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に共通の識別情報をラベリングする、請求項11の方法。
- [16] 画像を形成するための複数の画素を含むデータから、多次元で相互に隣接する複数の画素を含む画素ブロックを1つの単位として入力し、  
2値化された画素に基づき、前記画素ブロックに含まれる、グルーピング対象のオン

またはオフの全ての画素に共通の識別情報をラベリングし、

ラベリングされた画像から画像エレメントを区別する、画像処理方法。

- [17] 画像を形成するための複数の画素を含むデータから、多次元で相互に隣接し、画素ブロックを構成する複数の画素を含むデータを並列に入力するように構成されたインターフェイスと、

2値化された画素に基づき、前記画素ブロックに含まれる、グルーピング対象のオンまたはオフの全ての画素に対し、共通の識別情報を並列にラベリングするように構成されたラベリングプロセッサとを有する、システム。

- [18] 前記画素ブロックは、2次元で相互に隣接する4つの画素または3次元で相互に隣接する8つの画素で構成される、請求項17のシステム。

- [19] 複数の処理エレメントを含み、それら複数の処理エレメントにより並列に稼動する複数のデータパスが構成されるプロセッシング領域を備えたプロセッサを有し、

前記インターフェイスおよびラベリングプロセッサは、前記プロセッシング領域に構成される、請求項17のシステム。

- [20] 前記画像をスキャンして仮の識別情報をラベリングし、複数の仮の識別情報の結合情報を生成する第1の処理システムと、

前記結合情報に基づき、画像エレメントを示す真の識別情報をラベリングする第2の処理システムとを有し、

前記第1の処理システムおよび前記第2の処理システムは、それぞれ前記インターフェイスと前記ラベリングプロセッサとを含み、

前記第1の処理システムのラベリングプロセッサは、前記仮の識別情報を前記共通の識別情報としてラベリングし、

前記第2の処理システムのラベリングプロセッサは、前記真の識別情報を前記共通の識別情報としてラベリングする、請求項17のシステム。

- [21] 複数の処理エレメントを含み、それら複数の処理エレメントにより並列に稼動する複数のデータパスが構成されるプロセッシング領域と、このプロセッシング領域を再構成するための制御ユニットとを備えた再構成可能プロセッサを有し、

前記第1の処理システムに含まれるインターフェイスおよびラベリングプロセッサと、

前記第2の処理システムに含まれるインターフェイスおよびラベリングプロセッサとは、前記プロセッシング領域に、異なるタイミングで構成される、請求項20のシステム。

- [22] 前記画像をスキャンして仮の識別情報をラベリングする第1の処理システムを有し、この第1の処理システムは、前記インターフェイスと前記ラベリングプロセッサとを含み、

前記第1の処理システムのインターフェイスは、前記画素ブロックと共に、前記画素ブロックに接し、先行して仮の識別情報がラベリングされた画素を含む隣接画素群を入力するように構成され、

前記第1の処理システムのラベリングプロセッサは、以下の処理を行うように構成される、

前記隣接画素群が承継可能な仮の識別情報を含む場合は、その仮の識別情報を前記共通の識別情報として承継し、

前記隣接画素群が他に承継可能な仮の識別情報を含む場合は、承継した仮の識別情報と未承継の仮の識別情報との結合情報を記録し、

前記隣接画素群が承継可能な仮の識別情報を含まない場合は、新しい仮の識別情報を前記共通の識別情報とする、請求項17のシステム。

- [23] 前記第1の処理システムのラベリングプロセッサは、前記画素ブロックおよび前記隣接画素群をデコードする処理と、

前記承継可能な仮の識別情報または前記新しい仮の識別情報を選択して前記共通の識別情報として前記画素ブロックのグルーピング対象の画素に対しラベリングする処理とをパイプライン方式で行うように構成される、請求項22のシステム。

- [24] 画像エレメントを示す真の識別情報をラベリングする第2の処理システムを有し、この第2の処理システムは、前記第1の処理システムとは独立したインターフェイスおよびラベリングプロセッサとを含み、

この第2の処理システムのラベリングプロセッサは、前記結合情報に基づき、結合関係にある画素ブロックに共通する真の識別情報を前記共通の識別情報とするように構成される、請求項22のシステム。

- [25] 前記第1の処理システムのインターフェイスは、2次元に相互に隣接する4つの画素

からなる画素ブロックと、その画素ブロックの隣り合う2辺に隣接する6つの画素からなる隣接画素群とが前記第1の処理システムのラベリングプロセッサに供給されるように構成され、

前記第1の処理システムのラベリングプロセッサは、前記画素ブロックおよび前記隣接画素群の双方に、画素が連続する画像エレメントを構成する画素が含まれている場合に、前記隣接画素群に含まれる仮の識別情報を承継するように構成される、請求項22のシステム。

- [26] 前記第1の処理システムのインターフェイスは、2次元に相互に隣接する4つの画素ブロックからなる大画素ブロックと、その大画素ブロックの隣り合う2辺に隣接する6つの画素ブロックからなる隣接画素群とが前記第1の処理システムのラベリングプロセッサに供給されるように構成され、

前記第1の処理システムのラベリングプロセッサは、前記大画素ブロックおよび前記隣接画素群の双方に、グルーピング対象の画素が含まれている場合に、前記隣接画素群に含まれる仮の識別情報を承継するように構成される、請求項22のシステム。

- [27] 画像エレメントを示す真の識別情報をラベリングする第2の処理システムを有し、この第2の処理システムは、前記第1の処理システムとは独立したインターフェイスおよびラベリングプロセッサを含み、

この第2のシステムのラベリングプロセッサは、前記結合情報に基づき、結合関係にある大画素ブロックに共通する、真の識別情報を前記共通の識別情報し、前記大画素ブロックに含まれる全てのグルーピング対象の画素にラベリングするように構成される、請求項26のシステム。

- [28] さらに、少なくとも1つの画素ブロックを含む単位で演算を繰り返して、各々の画像エレメントの特徴値を算出するように構成された第1のプロセッサを有する、請求項17のシステム。

- [29] さらに、前記インターフェイスから前記ラベリングプロセッサと並列に画素ブロックを含むデータが供給され、ラベリングされる画素ブロックの単位で、画像エレメントの特徴値に寄与するブロック特徴値を算出するように構成された第2のプロセッサを有す

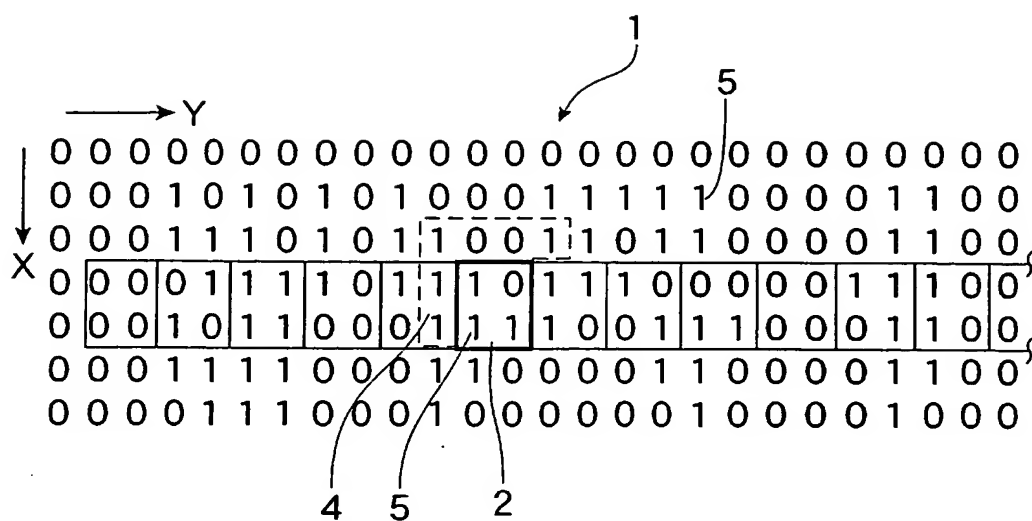


る、請求項17のシステム。

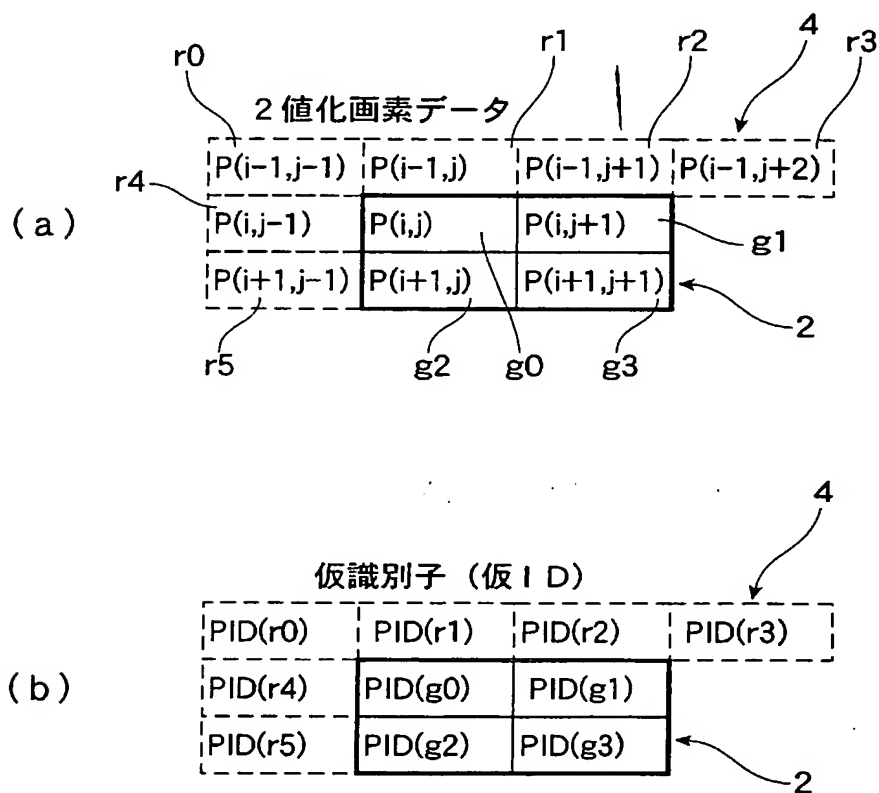
- [30] 前記第2のプロセッサは、前記ラベリングされる画素ブロックに含まれる多値の画素により、画像元素の特徴値に寄与する値を算出するように構成される、請求項29のシステム。

**THIS PAGE BLANK (USPTO)**

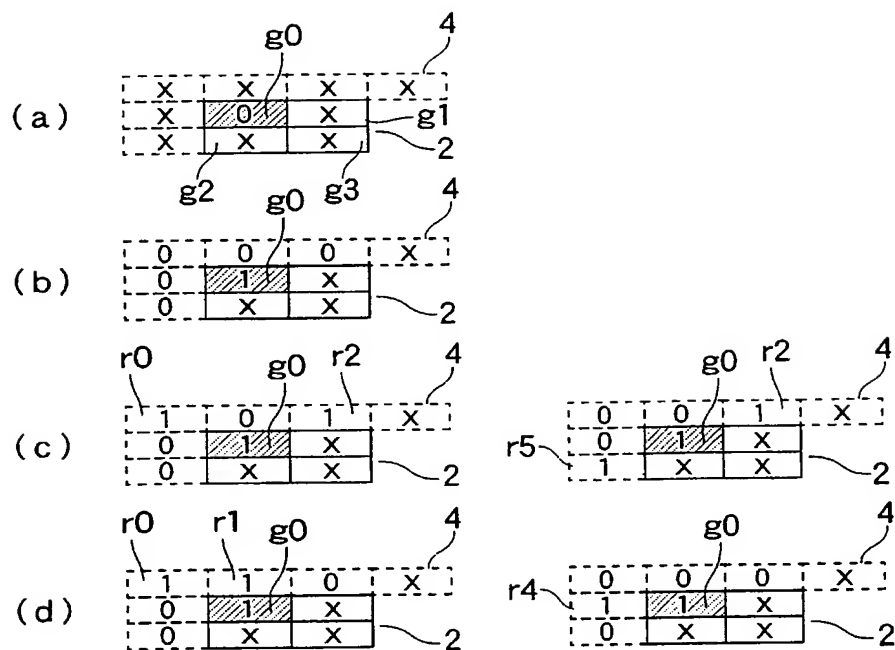
[図1]



[図2]



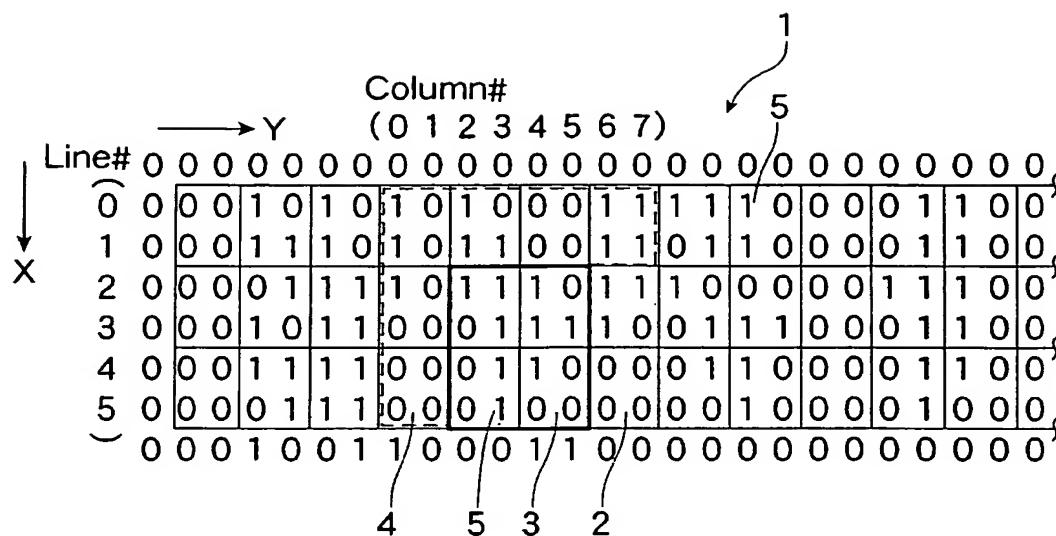
[図3]



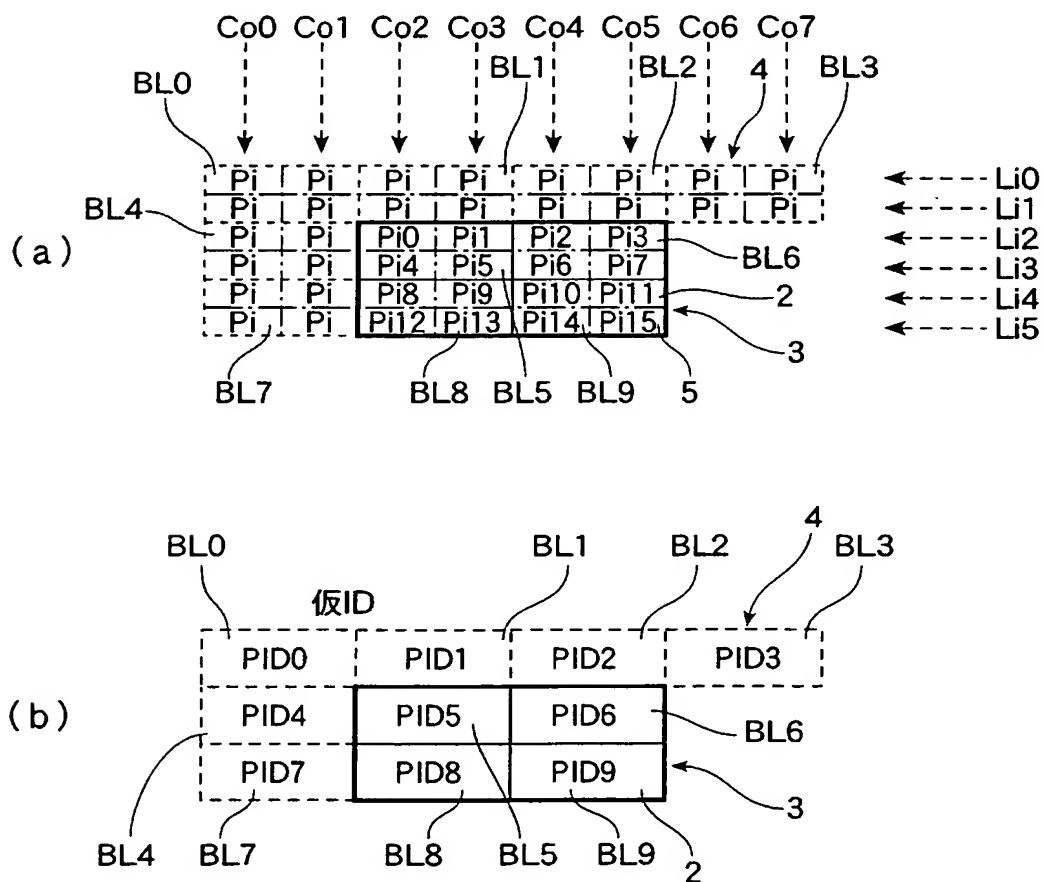
[図4]

画素ブロック				隣接画素群						
$P(i,j)$	$P(i,j+1)$	$P(i+1,j)$	$P(i+1,j+1)$	$P(i-1,j-1)$	$P(i-1,j)$	$P(i-1,j+1)$	$P(i-1,j+2)$	$P(i,j-1)$	$P(i+1,j-1)$	
0	0	0	0	0	0	0	0	0	0	Nop
1	0	X	X	1	1	1	0	1	1	組合せ #1
1	1	X	X	1	1	1	1	1	1	組合せ #2
0	1	0	X	0	1	1	1	0	0	組合せ #3
0	1	1	X	0	1	1	1	1	1	組合せ #4
0	0	1	X	0	0	0	0	1	1	組合せ #5
0	0	0	1	0	0	0	0	0	0	New label

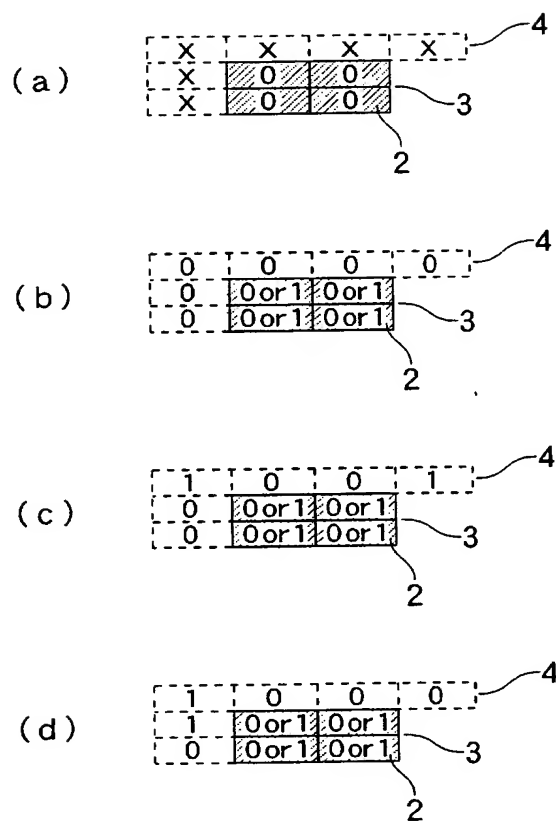
[図5]



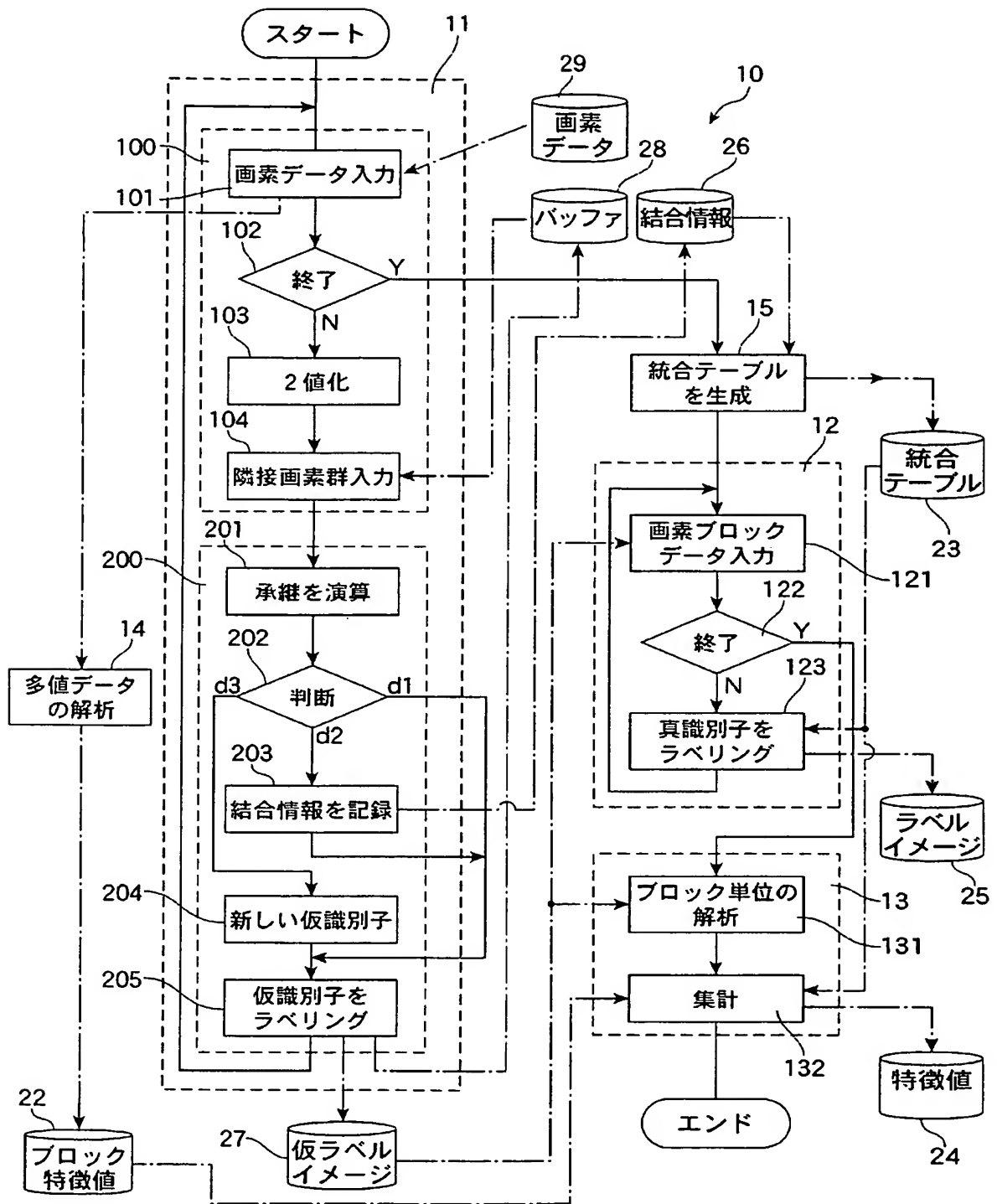
[図6]



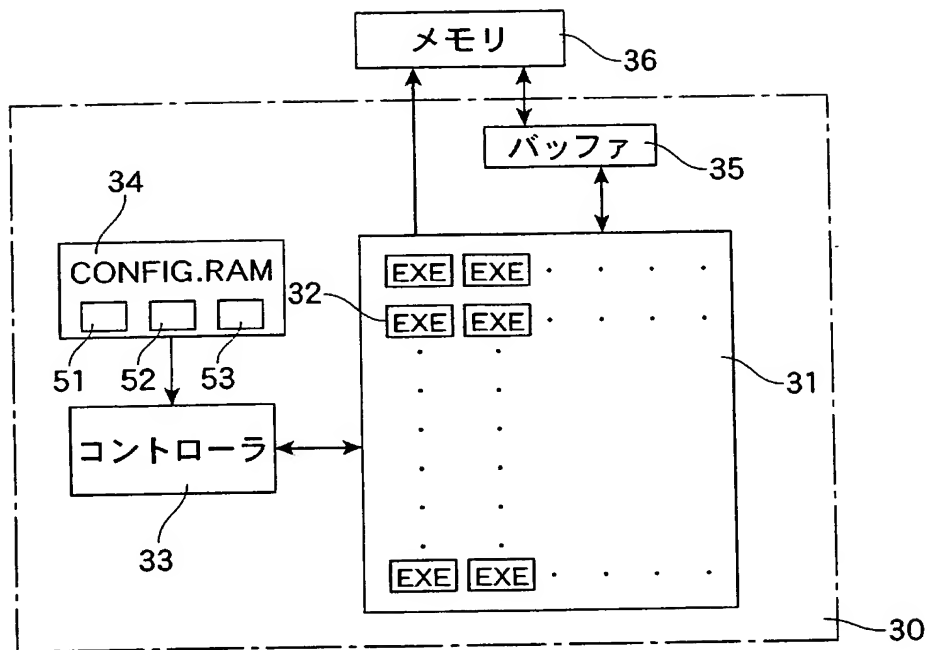
[図7]



[図8]

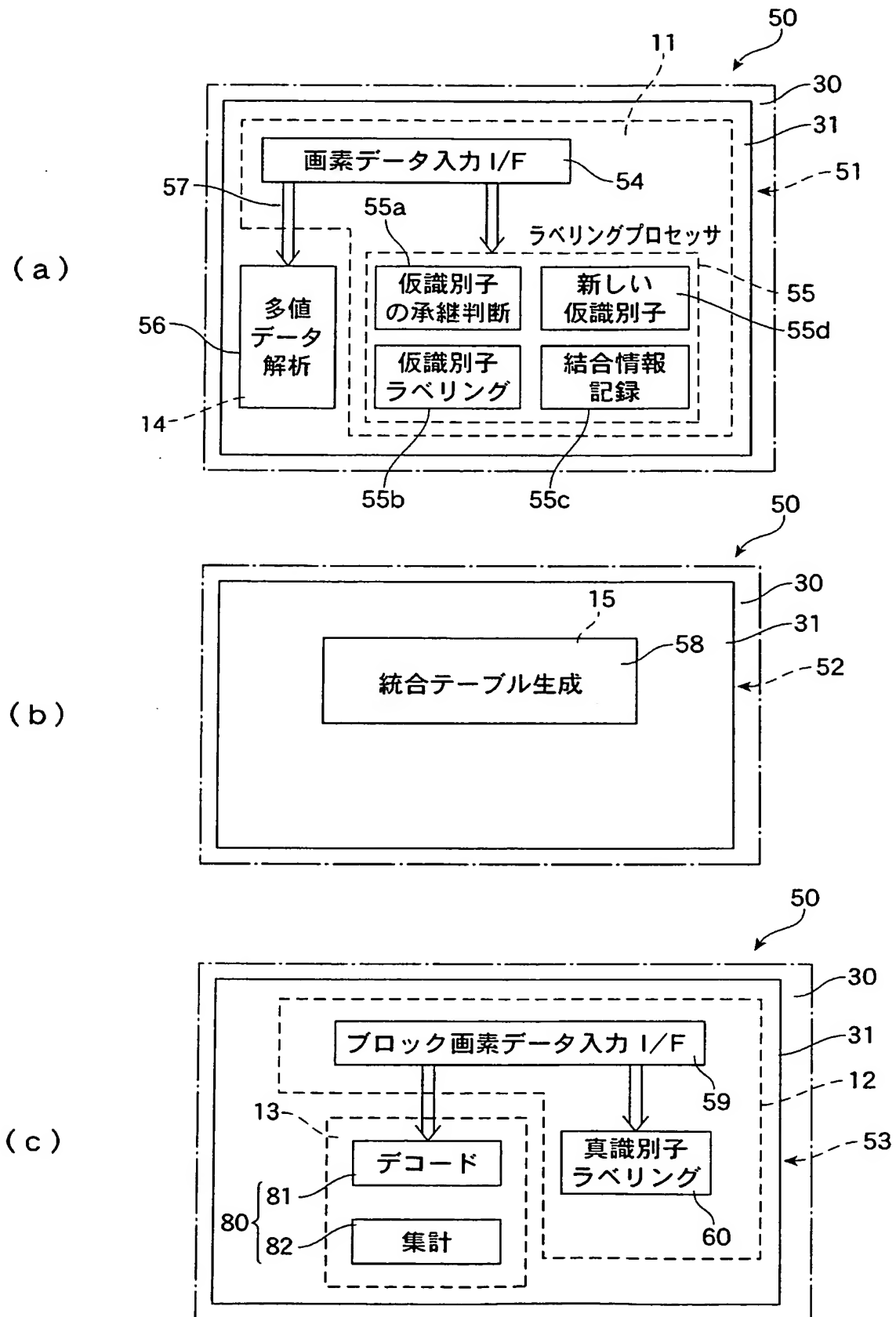


[図9]

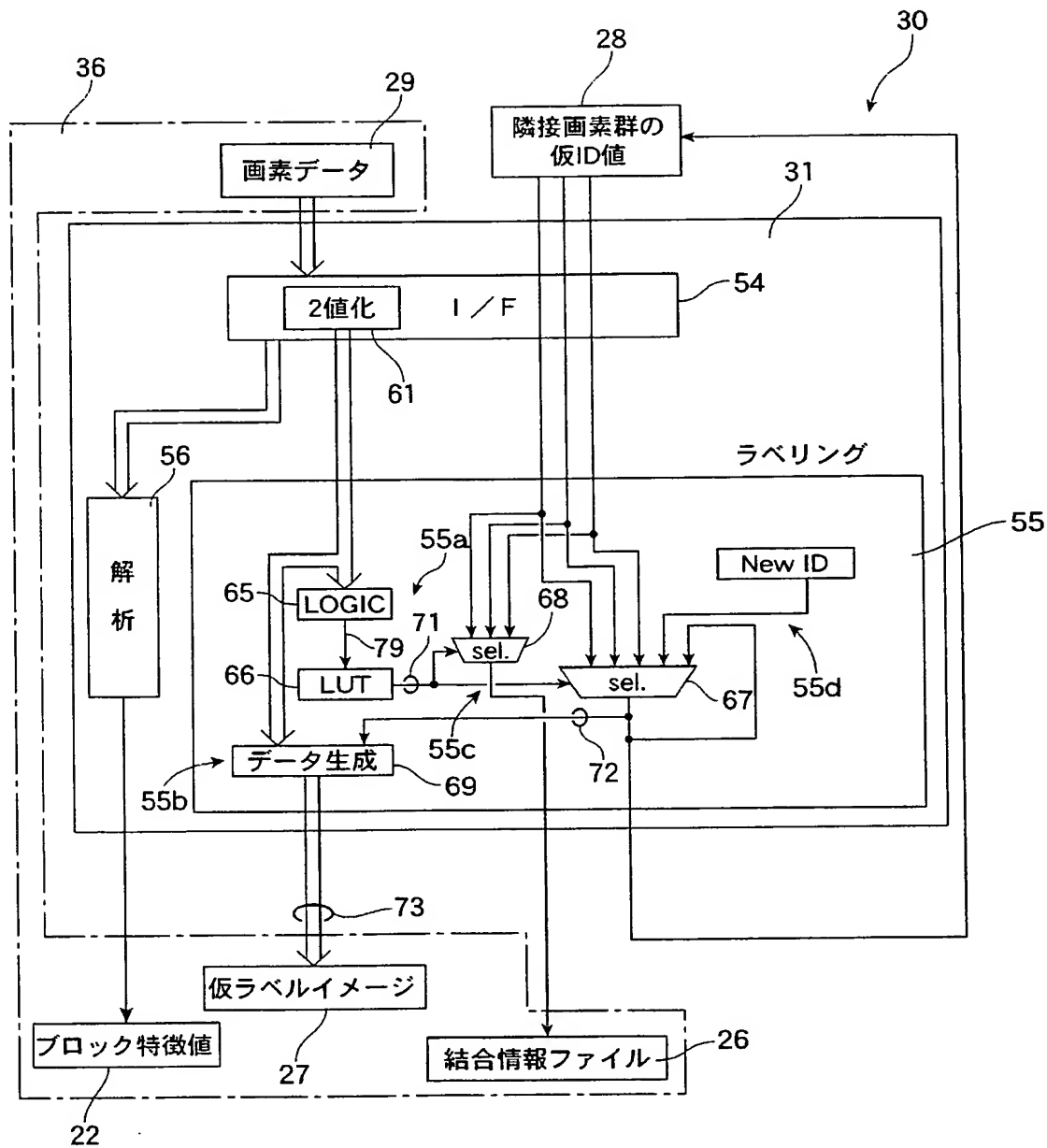




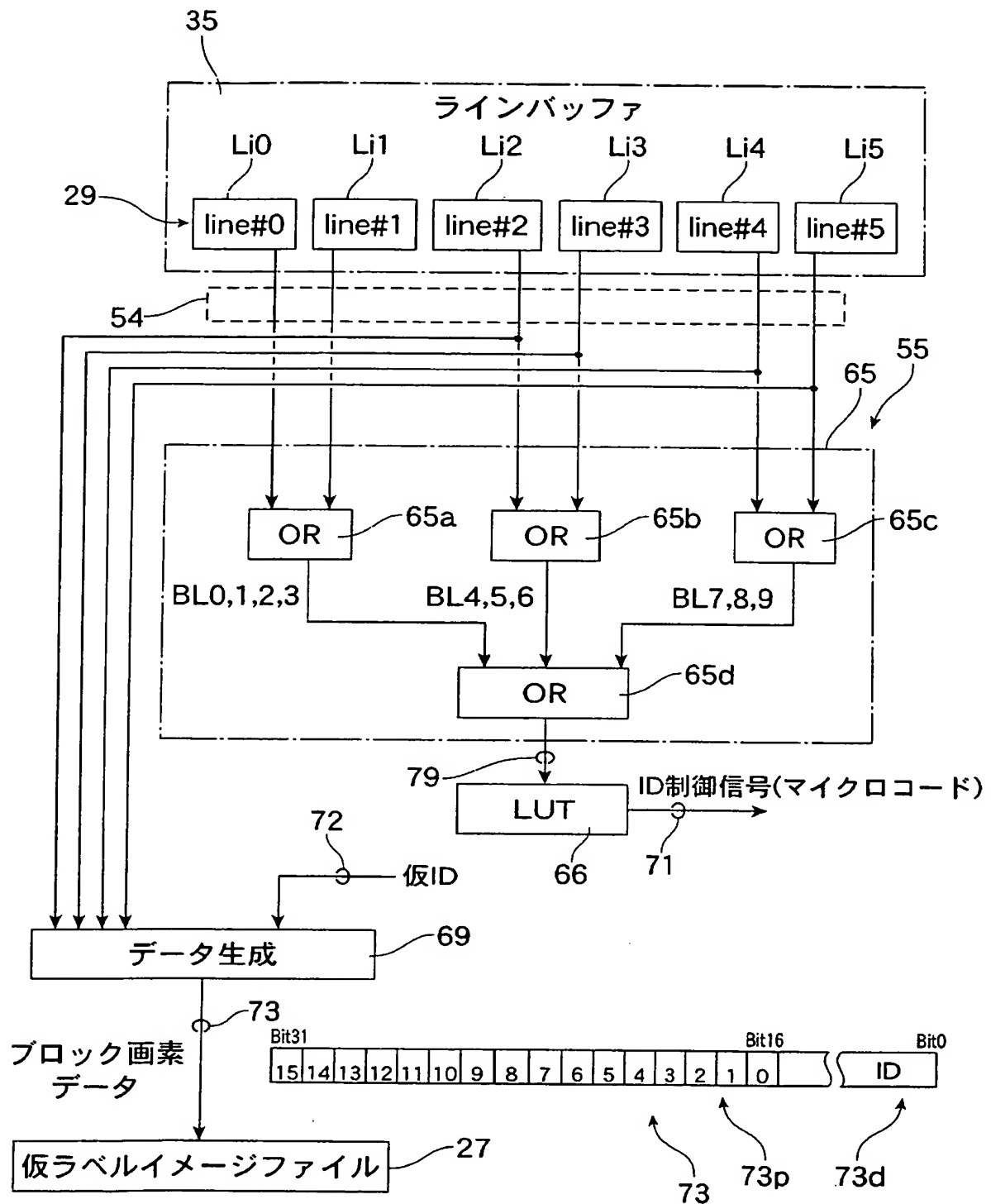
[図10]



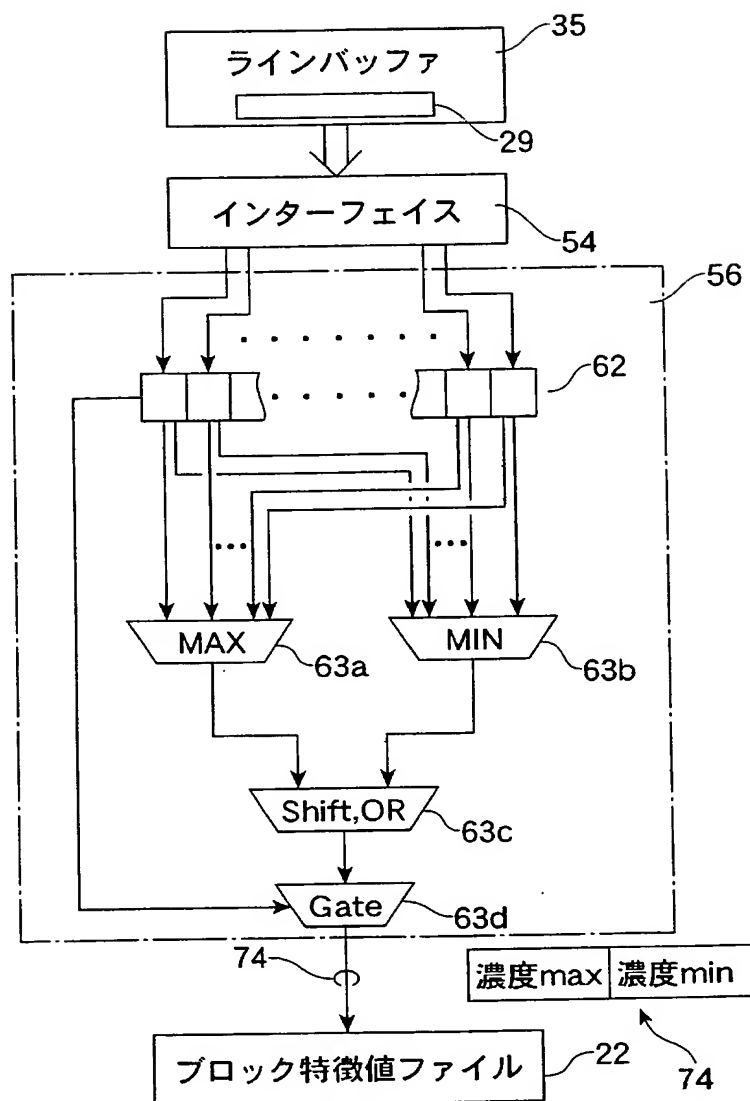
[図11]



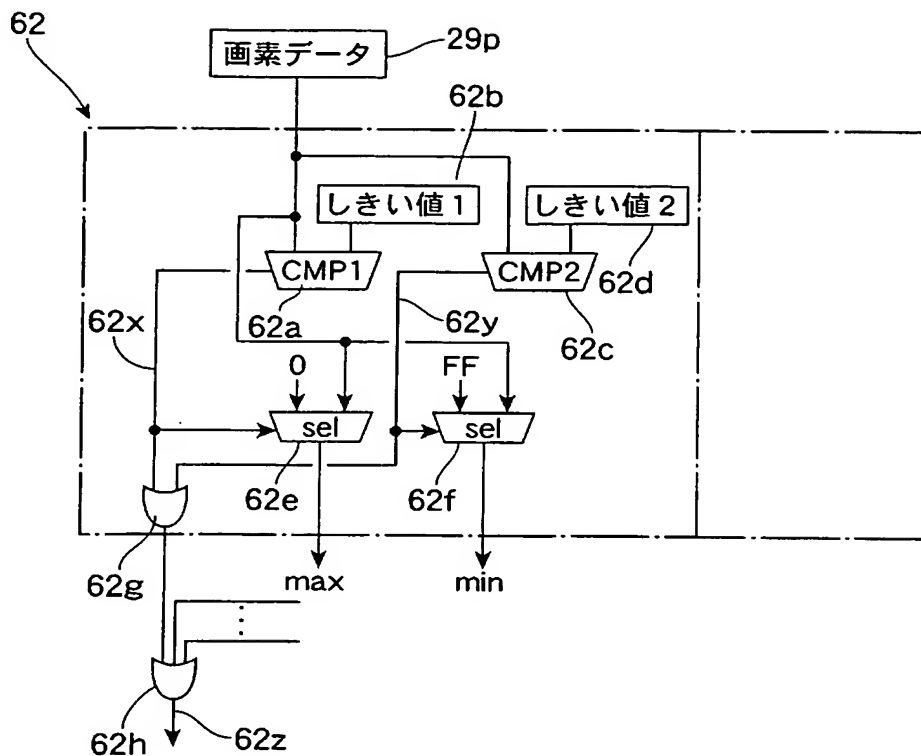
[図12]



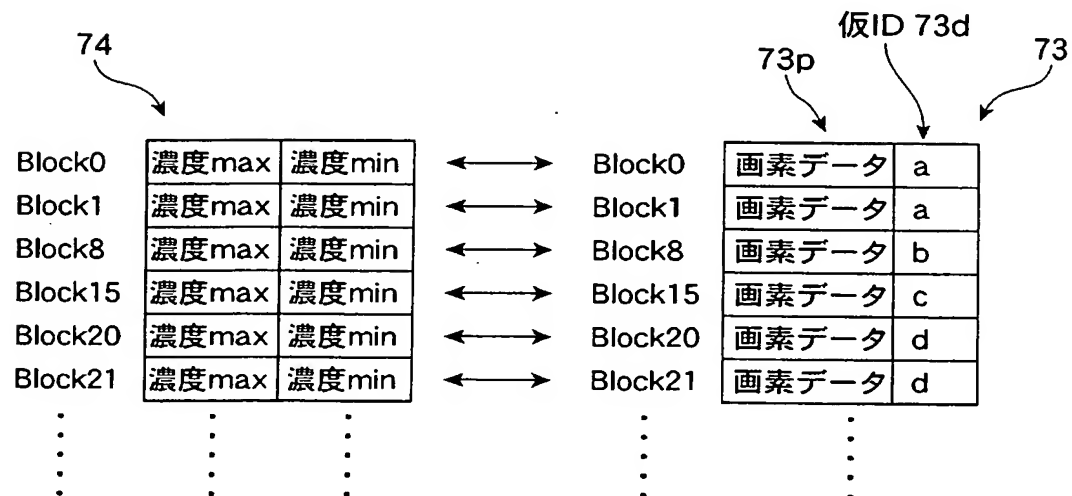
[図13]



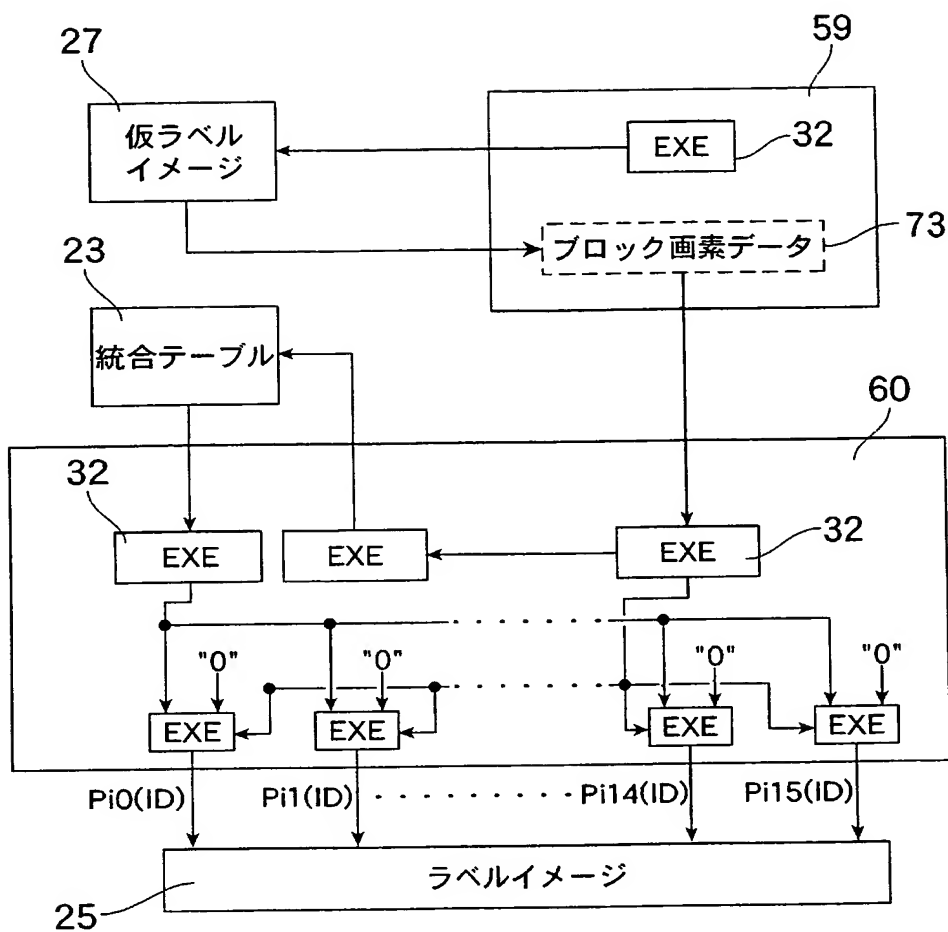
[図14]



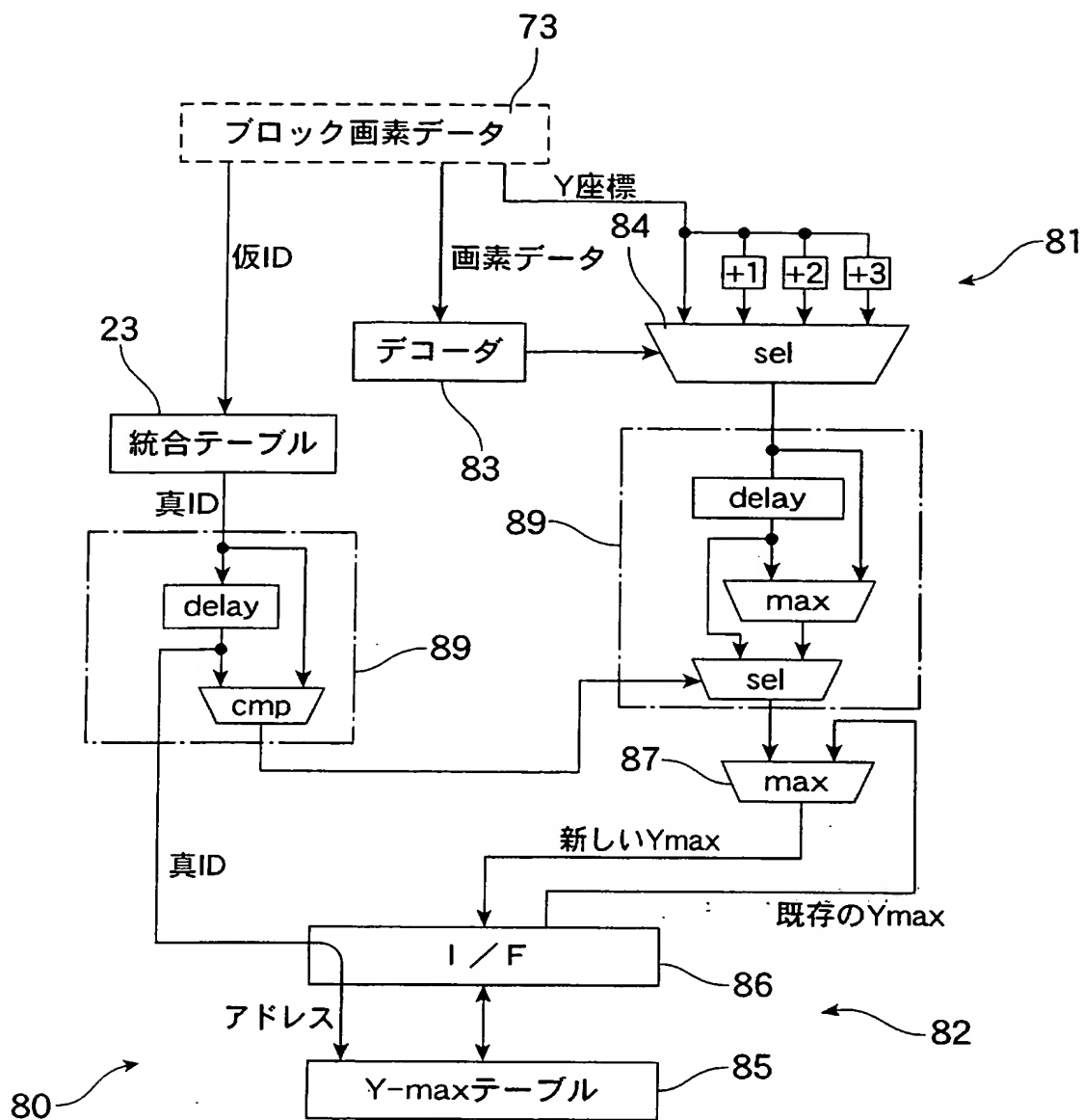
[図15]



[図16]



[図17]



**THIS PAGE BLANK (USPTO)**



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/015163

## A. CLASSIFICATION OF SUBJECT MATTER

G06T7/60 (2006.01), G06T1/00 (2006.01), G06T1/20 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06T7/60 (2006.01), G06T1/00 (2006.01), G06T1/20 (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-105368 A (Tokimec Inc.), 21 April, 1995 (21.04.95), Full text; all drawings (Family: none)	1-30
A	JP 3-222074 A (Canon Inc.), 01 October, 1991 (01.10.91), Page 4, lower right column, line 7 to page 5, upper left column, line 3; page 5, upper right column, lines 15 to 16; Fig. 7 (Family: none)	2, 18
A	JP 9-50527 A (Fujitsu Ltd.), 18 February, 1997 (18.02.97), Par. No. [0078]; Fig. 3 (Family: none)	6, 8, 25, 26

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
21 November, 2005 (21.11.05)Date of mailing of the international search report  
06 December, 2005 (06.12.05)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/015163

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 61-224672 A (Toshiba Corp.), 06 October, 1986 (06.10.86), Full text; all drawings (Family: none)	10-15, 28-30

A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int.Cl. G06T7/60 (2006.01), G06T1/00 (2006.01), G06T1/20 (2006.01)			
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (IPC))			
Int.Cl. G06T7/60 (2006.01), G06T1/00 (2006.01), G06T1/20 (2006.01)			
最小限資料以外の資料で調査を行った分野に含まれるもの			
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	JP 7-105368 A (株式会社トキメック) 1995.04.21, 全文、全図 (ファミリーなし)	1-30	
A	JP 3-222074 A (キヤノン株式会社) 1991.10.01, 第4頁右下欄第7-第5頁左上欄第3行、第5頁右上欄15-16行、第7図 (ファミリーなし)	2, 18	
A	JP 9-50527 A (富士通株式会社) 1997.02.18, 段落【0078】、第3図 (ファミリーなし)	6, 8, 25, 26	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 21. 11. 2005		国際調査報告の発送日 06. 12. 2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 松尾 俊介	5H 9749
		電話番号 03-3581-1101 内線 3531	

様式PCT/ISA/210 (第2ページの続き) (2005年4月)